

УЧРЕЖДЕНИЕ РОССИЙСКОЙ АКАДЕМИИ НАУК  
Институт проблем управления  
им. В.А. Трапезникова РАН

**Ю.С. Затуливетер, Е.А. Фищенко**

**МНОГОПРОЦЕССОРНЫЙ КОМПЬЮТЕР ПС-2000**  
**(Опыт создания и пути развития)**

Москва 2012

УДК 004.272.32

*Затуливетер Ю.С., Фищенко Е.А.* Многопроцессорный компьютер ПС-2000 (Опыт создания и пути развития) / Научное издание. - М.:ИПУ РАН, 2012.- 86с.

Анализируются современные тенденции развития и проблемы создания однокристалльных многопроцессорных компьютеров с массовым параллелизмом, предназначенных для высокопроизводительных вычислений общего назначения.

В качестве примера архитектуры с массовым параллелизмом рассматривается отечественный многопроцессорный компьютер ПС-2000, выпускавшийся большой промышленной серией и хорошо зарекомендовавшего себя в разных сферах народного хозяйства. Приводится краткая характеристика архитектуры, а также история создания и применения.

Предлагаются пути развития этой архитектуры с целью реализации на одном кристалле СБИС (ПС-2000М). Рассматриваются конкурентоспособные свойства однокристалльного многопроцессорного компьютера ПС-2000М: высокая эффективность и масштабируемость архитектуры на внутри- и межкристалльном уровнях.

Приводятся примеры решения задач. Дается сравнение архитектуры ПС-2000М с архитектурами графических процессорных устройств, предназначенных для высокопроизводительных вычислений общего назначения (GPGPU) и гетерогенных многопроцессорных систем.

Изложенный материал будет полезен специалистам в области построения и применения многопроцессорных вычислительных систем, а также студентам и аспирантам соответствующих специальностей.

Рецензенты: д.т.н., проф. М.Ф. Каравай, к.т.н., с.н.с. Ю.С. Легович  
Утверждено к печати Редакционным советом Института

Текст воспроизводится в виде, утверждённом  
Редакционным советом Института

ISBN

 ИНСТИТУТ  
ПРОБЛЕМ  
УПРАВЛЕНИЯ 2008

## ОГЛАВЛЕНИЕ

МНОГОПРОЦЕССОРНЫЙ КОМПЬЮТЕР ПС-2000 (Опыт создания и пути развития) .....	1
Введение.....	5
Диалектика компьютерного мира .....	8
Структурное насыщение микропроцессорных архитектур .....	9
Многоядерный "беспредел" .....	13
Архитектурный "ледниковый период" .....	14
Из опыта создания ПС-2000 .....	17
Востребованные миллиарды .....	18
Инновационный прорыв .....	19
Многопроцессорный компьютер ПС-2000: от замысла до промышленного воплощения .....	22
Три типа параллелизма задач [6] .....	22
Структура многопроцессорного компьютера .....	23
Система команд .....	27
Масштабируемость архитектуры ПС-2000 .....	29
<i>Технические характеристики</i> .....	30
Вычислительный комплекс на базе ПС-2000 .....	31
Об особенностях архитектуры .....	32
Об особенностях программирования .....	34
О сферах применения .....	35
Принципы распараллеливания алгоритмов .....	37
Задача сейсмической миграции .....	38
Об особенностях эксплуатации .....	44
ИННОВАЦИИ: ГОСУДАРСТВО И ЛЮДИ .....	44
Инновации – дело государственное .....	44
Инновации – беспокойный союз науки и производства .....	46
Инновации – искусство материализации востребованных идей .....	46
Страница одной биографии: жизнь вне Матрицы .....	47
ПОЛИТИКА И КОМПЬЮТЕРЫ .....	51
Как политика делала компьютеры .....	52
Эпизод 1. Смотрины по-американски .....	54
Эпизод 2. Паблсити по-советски .....	57

Теперь компьютеры сами делают политику .....	57
НАЗАД В БУДУЩЕЕ: ОДНОКРИСТАЛЬНЫЙ МНОГОПРОЦЕССОРНЫЙ КОМПЬЮТЕР ПС-2000М .....	59
На пути к архитектуре ПС-2000М .....	63
Принципы распараллеливания алгоритмов при комплексировании БВМ внутри кристалла .....	67
Пример программирования: клеточное умножение матриц при комплексировании базовых вычислительных модулей ПС-2000М.....	67
Об автоматизации программирования .....	70
Ускорители вычислений общего назначения с массовым параллелизмом .	72
Сравнение архитектур ускорителей массовых вычислений.....	76
К новым рубежам .....	79
ЗАКЛЮЧЕНИЕ .....	80
ЛИТЕРАТУРА .....	82

## **ВВЕДЕНИЕ**

Существующее положение в отечественной электронике в области технологий проектирования и производства элементной базы на СБИС пока не отвечает требованиям опережающего инновационного развития и модернизации экономики страны. Технологическая зависимость российских производителей электронных изделий от западных технологий и поставщиков элементной базы не способствует укреплению национальной безопасности государства.

В прошедшие десятилетия отставание в СБИС-технологиях неуклонно нарастало, особенно во время доминирования традиционных микропроцессоров, в основе которых более 30 лет остаётся классическая архитектура последовательных вычислений (модель Дж. фон Неймана).

Однако период, когда компьютерное лидерство определялось преимуществом в технологиях, похоже, завершился. В середине 2000-х годов СБИС-технологии столкнулись с опережающим ростом тепловыделения по мере увеличения рабочих частот ("тепловой барьер"). Главный на то время резерв наращивания производительности микропроцессорных архитектур за счёт частоты, не требовавший кардинально новых архитектур, оказался исчерпанным. Для наращивания производительности потребовался переход к производству многоядерных кристаллов, который стал на массовом рынке началом пути к завершению архитектурной монополии классической модели последовательных вычислений.

Передовые СБИС-технологии, продолжая развиваться темпами "закона" Мура, перешли на промышленное освоение глубокого нанометрового диапазона 45-32-22-12 нм и уже предоставляют 1-3 млрд. и более транзисторов на кристалле. Однако освоение этого ресурса в целях повышения производительности посредством простого увеличения числа классических микропроцессорных ядер на кристалле не имеет перспектив. Предел роста производительности явно обозначает себя уже на 4 ядрах. Для сравнения можно сказать, что на кристалле с 1млрд. транзисторов (65-45нм) могло бы разместиться более 300 (!) ядер с архитектурой Pentium I.

Впервые массовое компьютеростроение оказалось в ситуации архитектурного кризиса: микропроцессорные архитектуры исчерпали свой потенциал параллелизма уже на 10-50 млн. транзисторов, а

системообразующий потенциал многоядерных архитектур с фоннеймановскими микропроцессорами уже совершенно недостаточен для высокоэффективного использования технологий 45-22 нм и менее.

Новейшие разработки однокристалльных "нефоннеймановских" многопроцессорных архитектур с массовым параллелизмом (сотни процессоров на кристалле и более) находятся в начальной стадии становления и развития.

Наиболее известным примером промышленного производства таких архитектур служат новейшие графические процессорные устройства (GPU) известных производителей nVIDIA и AMD. Однако оснований считать, что архитектуры, изначально ориентированные на использование в составе видеоплат ПК, или других узкопрофильных применений, сохраняют высокую эффективность на других классах задач с массовым параллелизмом, пока нет. Проблемы поиска и обоснования конкурентоспособных многопроцессорных архитектурных решений, отвечающих требованиям массовых применений в широких классах задач, в наступившем десятилетии становятся одними из наиболее приоритетных.

Таким образом, сложилась следующая ситуация: имеются перспективные СБИС-технологии, для которых пока нет ни завершённых многопроцессорных архитектурных решений высокой эффективности, ни средств автоматизации их программирования, в полной мере отвечающих сложившимся требованиям массового производства компьютеров и программ. В отсутствие исчерпывающих архитектур и средств их индустриального программирования одностороннее лидерство в технологиях СБИС уже не даёт, как прежде, безусловного превосходства.

Уникальность ситуации в том, что в условиях непреодолимых ограничений на рост рабочих частот компьютерная индустрия вынуждена осваивать массовое производство кристаллов с существенно многопроцессорными архитектурами. В отсутствие альтернативных путей наращивания производительности пропорционально росту числа транзисторов на кристалле для выведения таких архитектур в сферы массового производства/потребления требуются "нестандартные" подходы и к архитектурам, и к способам их индустриального программирования.

По сути, речь идёт о развитии в текущем десятилетии новой ниши компьютерного рынка – высокопроизводительных однокристальных компьютеров общего назначения с массовым параллелизмом (General Purpose – GP). Он охватит весь диапазон применений – от массовых устройств мобильной связи и встраиваемых систем управления, до суперкомпьютеров производительностью 1-1000 Пфлопс и более.

Это стратегически важное направление развития компьютеростроения, в котором отставание в части СБИС-технологий на несколько поколений может в рамках международного разделения труда компенсироваться обладанием ноу-хау в части компьютерных архитектур и способов их индустриального программирования. Такие ноу-хау могут стать основой партнёрства с обладателями передовых СБИС-технологий и опережающего вывода на мировой уровень конкурентоспособных отечественных изделий в новом классе однокристальных многопроцессорных компьютеров общего назначения. А это хорошая основа для последующего приобретения передовых технологий производства чипов глубокого нанометрового диапазона.

Фундаментальный характер новых решений в части однокристальных многопроцессорных архитектур и технологий их программирования требует в первую очередь интеллектуального ресурса и поэтапного вхождения в международное разделение труда. Для этого не требуются чрезмерные капиталовложения, что даёт шансы отечественным инвесторам и разработчикам.

Искусство творения компьютеров имеет свои вершины мастерства. От их создателей требуется опережающие научные подходы и, одновременно, очень здравое инженерное мышление. Здесь смелые, но несогласованные с практикой, мысли могут взлетать очень высоко, чтобы затем разбиться о жёсткие реалии. В этой запредельной, рекордной области компьютеростроения архитектурных тайн и сегодня остаётся больше, чем найдено решений.

Тем ценнее достижения, прошедшие полный жизненный цикл всестороннего испытания практикой. Через положительный опыт открывается путь к новейшим высокопараллельным архитектурам массового применения, способным к свободно масштабируемому погружению в наномир новых СБИС-технологий и обладающим за счёт этого неисчерпаемым вычислительным потенциалом.

В данной работе на фоне ключевых тенденций развития компьютеростроения представлен опыт воплощения и промышленного использования отечественного компьютера ПС-2000 с высокоэффективной многопроцессорной архитектурой общего назначения (GP) в классах задач с массовым параллелизмом. Он был одним из первых в мире компьютеров в классе GP, отвечающий индустриальным требованиям многотиражного производства, применения и программирования.

В сравнении с современными архитектурами однокристалльных компьютеров с массовым параллелизмом предлагаются пути конкурентоспособного развития архитектурной линии ПС-2000 в ориентации на передовые технологии глубокого нанометрового диапазона.

### **ДИАЛЕКТИКА КОМПЬЮТЕРНОГО МИРА**

Нынешнее компьютеростроение – это массовое производство компьютеров и программ. Миллиардные тиражи компьютеров и микропроцессорных устройств, связанных сетями, глобальное информационное пространство все глубже проникают в нашу жизнь. На наших глазах и с вольным или невольным нашим участием формируется исторически беспрецедентная, единая для всех, глобальная и сильносвязная кибернетическая социосистема [1].

В глобальном информационном пространстве, "метрика" которого выражается формулой "все зависит от всего и сразу", проблемы устойчивого и безопасного развития мировой социосистемы обретают совершенно новый для человечества характер. Это значит, что "чужие" проблемы становятся "своими" помимо нашего желания. В сильносвязном мире от них не запереться в "хатах с краю". Остаётся только посильное участие в их решении.

Глобальная компьютерная среда стихийно привнесла с собой проблемы глобальной неустойчивости и на её же основе эти проблемы должны решаться, но уже регулярным образом. Для этого компьютерная среда в целом должна обрести свойство универсальной программируемости [1, 36].

В сильносвязном информационном пространстве глобально распределённая компьютерная информация (данные и программы) становится универсальным посредником в регулировании техногенных, экономических, политических и других социально



значимых процессов нашей жизни. Наше нынешнее и будущее благополучие становится всё более зависимым от способности компьютеров своевременно и качественно её перерабатывать, а также от возможностей индустриального производства следующих поколений компьютеров, способных взять на себя новые задачи управления устойчивым развитием глобальной социосистемы в едином, сильносвязанном информационном пространстве [1].

Мы должны осознавать возможности компьютерной индустрии – что она может дать, а чего нет. Знать её скрытые "болезни", про которые она либо не догадывается, либо по каким-то своим причинам не желает признаваться, видеть стратегию развития и пути к выздоровлению.

В системах со сверхбольшим количеством элементов начинают работать законы больших чисел, на смену хаосу приходит диалектическая логика закономерностей их развития. Познакомимся с отдельными её проявлениями во всё более значимом для нас компьютерном мире.

### **Структурное насыщение микропроцессорных архитектур**

Полвека назад на десятом году своей истории компьютеростроение обрело индустриальный фундамент. В 1958 г. Джек Килби и Роберт Нойсе, независимо друг от друга предложили миру первые интегральные схемы<sup>1</sup>. Промышленный путь к транзисторному изобилию был открыт. Гордон Мур<sup>2</sup> "узаконил" (1964г.) скорость роста лавины транзисторов: "Число транзисторов на кристалле удваивается каждые полтора-два года".

На первоначальных этапах транзисторной гонки самым подходящим архитектурным проектом стали микропроцессоры. Лучший архитектурный шаблон для клонирования микропроцессоров предоставила классическая модель фон Неймана.

Увеличение числа транзисторов на кристалле обеспечивается за счёт уменьшения их размеров, т.е. повышения плотности размещения. При этом разработчики получили два разных, но одновременно

---

<sup>1</sup> В германиевом и кремниевом исполнении, соответственно. Впоследствии, Д. Килби – Нобелевский лауреат по физике (2000г.), Р. Нойс – один из основателей Intel (1968г.). Сейчас оба – пятые в рейтинге людей, которые изменили мир.

<sup>2</sup> Г. Мур и Р. Нойс, – основатели Intel.

действующих способа повышения производительности микропроцессоров. Один – увеличение рабочей частоты (транзисторы меньшего размера быстрее срабатывают). Другой – параллельное исполнение многих вычислительных или иных операций за счёт одновременной работы реализующих их транзисторов. Первый пребывает в ведении технологий производства интегральных схем. Вторым – полностью архитектурный, от которого всецело зависит эффективное использование лавинообразного роста транзисторов на кристалле. Чем выше параллелизм компьютерной структуры, тем в большей степени однокристалльная архитектура отвечает динамике "закона" Мура.

Таким образом, максимально возможное повышение вычислительной производительности с ростом степени интеграции достигается пропорциональной зависимостью как от рабочей частоты, так и количества транзисторов на кристалле. Показателем структурной эффективности однокристалльных архитектур, обеспечивающих полезное использование быстро растущей степени интеграции, может служить удельная вычислительная производительность, в расчёте на один транзистор [2], см. рис. 1.

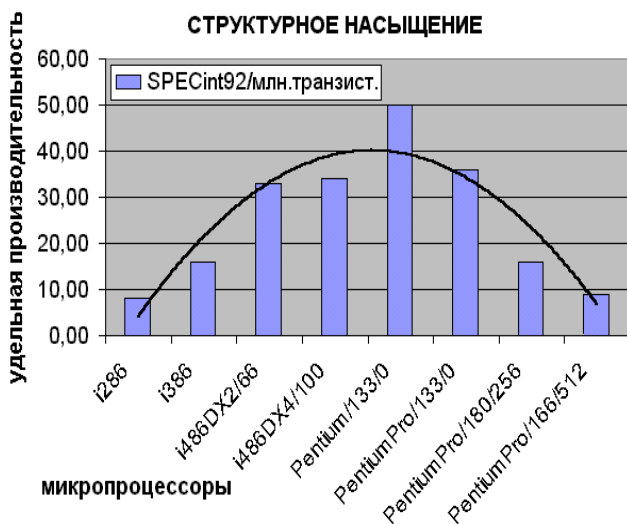


Рис. 1. Удельная производительность в расчёте на транзистор

В первых поколениях микропроцессоров модель последовательного счёта прекрасно ладила с "законом" Мура. В линейке микропроцессоров i8086, i286, i386, i486 повышение производительности посредством увеличения числа транзисторов на кристалле от нескольких десятков тысяч до миллиона, см. таблицу 1, осуществлялось не только за счёт увеличения рабочей частоты, но и на структурно-архитектурном уровне путём увеличения разрядности машинных слов и аппаратного распараллеливания алгоритмов выполнения арифметических операций. Производительность в расчёте на транзистор при этом уверенно росла пропорционально числу транзисторов, см. рис.1. Это говорит о том, что классическая модель последовательного счёта на структурно-архитектурном уровне имела скрытые резервы внутреннего параллелизма (разрядность, параллелизм арифметических операций и др.).

Максимальное значение этого показателя эффективности микропроцессорной архитектур, см. рис. 1, достигнуто на первом Пентиуме (3.1 млн. транзисторов, см. таблицу 1).

*Таблица 1. Рост числа транзисторов в микропроцессорах компании Intel [3]*

<b>Микропроцессор</b>	<b>Год выпуска</b>	<b>Число транзисторов</b>
4004	1971	2 300
8008	1972	2 500
8080	1974	5 000
8086	1978	29 000
286	1982	120 000
Intel 386 processor	1985	275 000
Intel 486 processor	1989	1 180 000
Intel Pentium processor	1993	3 100 000
Intel Pentium II processor	1997	7 500 000
Intel Pentium III processor	1999	24 000 000
Intel Pentium 4 processor	2000	42 000 000
Intel Itanium processor	2002	220 000 000
Intel Itanium 2 processor	2003	410 000 000

За фасадом последовательной модели вычислений по фон Нейману на структурном уровне всё ещё удавалось использовать "скрытые" от программиста резервы аппаратно реализуемого параллелизма. В ход пошли изощрённые архитектурные наработки скалярно-векторных суперкомпьютеров 60-70-80-х годов:

- параллельная работа нескольких арифметических устройств – сумматоров, умножителей, отдельно для целочисленных и "плавающих" форматов (суперскалярность на уровне арифметических операций);
- конвейер с ограниченным окном исполняемых команд (динамически раскрываемый параллелизм на основе анализа связей по данным на уровне соседних команд) и предсказанием условного перехода (суперскалярность на уровне управления);
- применение узкопрофильных встроенных параллельных вычислений с аппаратной поддержкой выделенных команд –ММХ (суперскалярное присоединение программируемых высокопараллельных расширителей).

Суперскалярные методы аппаратного внедрения параллелизма в изначально последовательную модель вычислений в полной мере исчерпали её ограниченные внутренние резервы параллелизма. В диапазоне 3-25 млн. транзисторов на кристалле было достигнуто *структурное насыщение микропроцессорных архитектур*, что впервые было отмечено в [2]. Удельная производительность в расчёте на транзистор прошла максимум и стала, несмотря на суперскалярные архитектурные изощрения, снижаться, см. рис.1. Поглощение "лишних" транзисторов быстро растущими кэшами только ускорило её падение.

В дальнейшем производительность каждого очередного поколения микропроцессоров увеличивалась, главным образом, за счёт рабочей частоты. Вычислительное быстродействие микропроцессоров Intel и других производителей в расчёте на транзистор (приведённое к одной частоте) падало со скоростью экспоненциального роста числа транзисторов на кристалле.

Итак, высшая точка восхождения архитектур на лавине роста числа транзисторов в рамках модели фон Неймана была достигнута ещё в середине 90-х. После этого компьютерная индустрия вошла в область структурного кризиса классической модели последовательного счёта. Почти десятилетие она игнорировала глубинный кризис своей основополагающей модели, соединившей индустрию компьютеров и программ, довольствуясь ростом вычислительной производительности за счёт роста частоты при катастрофическом снижении вычислительной эффективности каждого

транзистора – первичного и главного ресурса компьютерных схем. Из-за отсутствия адекватной альтернативы классической модели "полезная отдача" "закона" Мура катастрофически снизилась. Налицо растущее обесценивание сверхбыстрого прогресса СБИС-технологий – главного двигателя компьютерного прогресса.

Контраргументация о резком снижении себестоимости каждого транзистора с ростом степени интеграции не отменяет архитектурного кризиса микропроцессоров, а лишь объясняет конъюнктурную (в условиях отсутствия альтернатив) рентабельность массового производства микропроцессорных кристаллов, заполненных по большей части "безработными" транзисторами.

Десятилетие архитектурного "застоя" из-за отсутствия альтернативной модели вычислений, адекватной вырвавшейся из "упряжи" лавины Мура, невосполнимо. Упущенная выгода от обесценивания прогресса СБИС-технологий на порядки превышает доходы от кристаллов с сотнями миллионов супердешёвых и сверхбыстрых транзисторов, на архитектурном уровне лишённых возможности полномасштабно влиять на вычислительную производительность. Нереализованный вычислительный потенциал такого количества транзисторов – это своевременно нерешённые задачи, без которых в глобальном информационном пространстве всё труднее сохранять устойчивое функционирование и безопасное развитие социосистемы и её частей [1].

Оправдание этому только одно – классическая модель закрепила себя в миллиардных тиражах микропроцессоров и остаётся до сих пор безальтернативным логическим стандартом индустриального программирования. Переход на иную модель, с архитектурами соответствующими темпам роста числа транзисторов и требованиям массового производства/потребления в масштабах мирового компьютерного рынка, станет возможным лишь при поглощении ею лучших качеств модели фон Неймана со всеми её значимыми практическими достижениями.

### **Многоядерный "беспредел"**

"Закон" Мура работает без сбоев. Почти за полвека через 20 (или чуть больше) периодов удвоения число транзисторов на кристалле перевалило за миллиард [3]. Intel прогнозирует: в ближайшие годы темпы сохранятся. Счёт удвоения идёт уже на миллиарды.

Рабочие частоты персоналок также быстро росли и, приблизившись к 4 ГГц, остановились. Оказалось, что с увеличением степени интеграции темпы роста тепловыделения кристалла опережают темпы роста рабочей частоты ("тепловой барьер"). Лавина транзисторов по мере своего экспоненциального роста так "разогрелась", что наращивание частоты при сохранении воздушного охлаждения стало невозможным. Массовое компьютеростроение утратило последний рубеж обороны модели фон Неймана.

Идейная капитуляция состоялась хитро, в стиле "perestroika". Прыжок в никуда под взлетающим белым флагом перехода на массовый выпуск многоядерных кристаллов. Для непосвящённых это – "очередной прорыв и громадное достижение". Для большинства из тех, кто неплохо зарабатывает на жизнь производством классических программ массового потребления (от операционных систем, до всевозможных приложений) или разработкой компьютерных стандартов – это предстартовый стресс забега к грядущей смене профессии.

"Закон" Мура открыл эпоху, однокристалльных фон-неймановских микропроцессоров. Он её и закрывает, не предлагая замены. Период хоть какого-то порядка, приближения к единому компьютерному законодательству, регулирующему массовый рынок компьютеров и программ, уходит в прошлое. Компьютеростроение и индустриальное программирование утратило общее системообразующее начало, объединяющее их на базисном логическом уровне. Многомиллионные тиражи многоядерных кристаллов – это массовый уход за пределы юрисдикции классической модели, а значит – возврат к обычаям ручного программирования. Сложившаяся за 25 лет компьютерная цивилизация последовательных вычислений не устояла перед нашествием транзисторной лавины, вырвавшейся из-под контроля и требующей полной свободы разнообразия архитектурных форм с неограниченно наращиваемым параллелизмом.

### **Архитектурный "ледниковый период"**

В 80-е годы компьютеростроение перешло на микропроцессорную, т.е. "крупноблочную", элементную базу. Экспансия микропроцессоров развивалась более чем успешно. Снижение себестоимости компьютеров стало обязательным требованием. И не только для компьютеров массового потребления.

Экономические показатели стали оказывать существенное влияние и на разработки многопроцессорных суперкомпьютеров сверхвысокой производительности.

Но "крупноблочная" элементная база сыграла ледяную шутку с разработчиками параллельных компьютеров. С одной стороны, появилась экономически привлекательная альтернатива прежним, очень дорогостоящим разработкам параллельных суперкомпьютеров. С другой стороны, из arsenалов разработчиков параллельных компьютеров микропроцессоры изъяли возможность глубокой балансировки высокопараллельных архитектур на всех уровнях проектирования от структуры и системы команд до принципиальных схем из простейших логических "вентилей".

Сначала "крупноблочная" элементная база вывела из сферы полномочий разработчиков многопроцессорных компьютеров арифметику с регистровым уровнем программно-доступного хранения промежуточных данных. А на них, как известно, обеспечивается самый массовый параллелизм выполнения вычислений. Для проявления творчества архитекторам оставили коммутацию между микропроцессорами, с запретами прямых межпроцессорных обменов данными на регистровом уровне, и конструктивы – шкафы, платы, охлаждение. Полномочия на распараллеливание вычислений сократились до полузамёрзшей полыни. Колоссальный резерв массового параллелизма на уровне простых арифметико-логических операций попал под эмбарго. В сфере влияния остались, главным образом, взаимодействующие процессы (потoki), конфликтующие на уровне обращений к оперативной памяти. Потенциал параллелизма на этом уровне относительно невелик и трудно раскрываем из-за особенностей логики асинхронных взаимодействий.

Но из-за повышенной системной сложности параллельных архитектур темпы даже "крупноблочной" разработки многопроцессорных компьютеров из серийных микропроцессоров заведомо отставали от темпов смены поколений и роста производительности микропроцессоров. За 3-4 года разработки суперкомпьютеров заложенные в него микропроцессоры безнадежно устаревали. Параметры очередных новейших микропроцессоров лишали покоя заказчиков. Дорогостоящая разработка потихоньку сплавлялась в подшефный вуз, а дружный коллектив приступал к

освоению и закупке очередной партии поначалу рекордных, потому немало стоящих, чипов.

По мере повышения степени интеграции элементной базы блоки коммутации, пока ещё собираемые из "россыпи", в целях снижения стоимости и сроков разработок стали вытесняться серийными аппаратными средствами поддержки сетевых протоколов. Так многопроцессорные архитектуры эволюционировали в кластерные системы. В очень успешной борьбе за снижение стоимости и сроков крупнопанельная сборка таких систем свелась к приобретению и монтажу готовых многолезвийных компьютерных блоков и сетевых модулей. Необходимость в глубоких, многоярусных (от системы команд до уровня мельчайших транзисторных "кирпичиков") архитектурных разработках отпала сама собой.

Но теперь ледниковый период завершён. Многоядерные кристаллы с опозданием на десятилетие легализовали глубинный системный кризис структурного насыщения фон-неймановских микропроцессоров. Но они не дают полноценного решения. Они стали де-факто лишь молчаливым признанием компьютерной индустрии в наличии острейшего архитектурного голода на фоне транзисторного изобилия. Это и есть первый признак оттаивания и симптом возможного выздоровления.

Естественный выход из кризиса – однокристалльные многопроцессорные архитектуры [4]. Однако на этом пути возникло два принципиальных препятствия:

- известные решения в части многопроцессорных архитектур не очень пригодны для однокристалльной реализации, поскольку принципы балансировки однокристалльных многопроцессорных архитектур существенно иные;
- трудоёмкость программирования высокопараллельных архитектур на порядки выше, чем последовательных, поскольку разнообразие эффективных высокопараллельных архитектур [29] практически неограниченно, а для эффективного программирования каждой из них требуется максимальный учёт её архитектурных особенностей.

За четверть века микропроцессорной революции в ходе смены поколений разработчиков многопроцессорных компьютеров была во многом утрачена культура и навыки комплексной балансировки всех возможных аппаратных уровней массового параллелизма. Уцелевшие в ходе принудительного "моржевания" архитекторы-"ювелиры"



получают свой шанс. Их культура становится незаменимой для проектирования на одном кристалле полноценных многопроцессорных архитектур, эффективно использующих все возможные уровни машинного параллелизма, начиная от массового синхронного параллелизма программно доступных регистровых уровней, до асинхронного параллелизма внешних системных процессов.

В полное ведение архитекторов поступает схемотехника всей совокупности предоставляемых на кристалле транзисторов. Целью разработки высокопараллельной архитектуры становится достижение максимальной вычислительной производительности в расчёте на каждый транзистор и ватт потребления.

Период неоправданно длительного забвения архитекторов, работающих одновременно на всех уровнях аппаратного параллелизма (от архитектурного до транзисторного), завершён. В кристаллах с миллиардом и более транзисторов для них открываются беспрецедентные возможности не только повышения на порядки эффективности параллельных архитектур, как общего, так и специального назначения, но и кардинального повышения вычислительной энергоэффективности (производительности в расчёте на ватт).

Фундаментальные заделы для вновь востребованных компьютерных архитектур с массовым параллелизмом в отечественной практике компьютеростроения имеются.

### **Из опыта создания ПС-2000**

В связи с завершением архитектурного "ледникового периода" сохранившиеся островки культуры и навыков построения параллельных архитектур не из "крупнопанельной" элементной базы, а из мельчайших элементов, представляют особую ценность для мирового компьютеростроения. Архитектурный голод требует фундаментальных решений, открывающих долгосрочные перспективы массовых применений.

Оригинальные, выстроенные с большим, опережающим своё время, идеологическим запасом, архитектуры, не уходят в небытие вслед за устаревшей элементной базой.

Сказанное в значительной мере относится к отечественному многопроцессорному компьютеру ПС-2000, который впервые в мире

выпускался большой промышленной серией и имел в 1980-х широкое применение в различных сферах народного хозяйства. На ряде объектов промышленной обработки данных он более чем успешно конкурировал с полуплегально приобретёнными (в обход эмбарго) зарубежными суперкомпьютерами лучших мировых производителей. Уступая в десятки раз по рабочей частоте, ПС-2000 не уступал в реальной производительности и на порядки выигрывал в себестоимости производства и эксплуатации.

### **Востребованные миллиарды**

Создание высокопроизводительных вычислительных систем для обработки больших объёмов данных к середине 70-х годов стало высокоприоритетной народнохозяйственной задачей. Такие системы были необходимы: при промышленной обработке геофизических данных сейсморазведки для поиска месторождений нефти и газа, при обработке в реальном времени изображений, поступающих со спутников Земли для сельского хозяйства, картографии, метеорологии и т. п. Ещё более мощные системы требовались при обработке в реальном времени телеметрической и акустической гидролокационной информации. Особенностью таких задач является то, что они эффективно решаются алгоритмами с массовым параллелизмом (на уровне простых операций и выше).

Ранее отечественное (как и зарубежное) компьютеростроение в разработках высокопроизводительных систем ориентировалось в первую очередь на задачи оборонного характера [5]. Закрытые институты, занимавшиеся многопроцессорными архитектурами, решали задачи специального назначения. Их многолюдные и крайне дорогостоящие разработки изначально не отвечали требованиям экономической рентабельности, поэтому не предназначались для удовлетворения быстро растущих потребностей народного хозяйства. Переход компьютеростроения в 70-х на выпуск ЭВМ третьего поколения (ЕС-ЭВМ – аналог серии IBM-360/370), не давал решения для многих острейших народнохозяйственных задач из-за недостаточной производительности, чрезмерной стоимости и сложности в обслуживании.

Так, для промышленной обработки собираемых в стране данных сейсморазведки месторождений нефти и газа, требовалась суммарная вычислительная мощность порядка 10-100 млрд. операций в секунду,

что в сотни и тысячи раз превышало совокупную мощность имевшегося в стране парка ЭВМ. Стало совершенно ясно, что увеличение производительности на порядки для решения важнейших задач невозможно достичь за счёт простого наращивания парка малопроизводительных, громоздких и дорогостоящих ЭВМ, выпускавшихся промышленностью.

### **Инновационный прорыв**

Привлекательная новизна проектов академической науки далеко не всегда отвечает возможностям промышленного производства. Проблемы преодоления пропасти между наукой и производством остаются для нашей страны суперактуальными и сейчас. Тем более достоин внимания весьма успешный инновационный опыт компьютерного марш-броска из интеллектуально-заоблачного храма науки на земную твердь заводских линий сборки большой промышленной серии.

Для решения перечисленных выше задач в 1972-1975 гг. в Институте проблем управления (ИПУ РАН, г. Москва) была предложена и научно обоснована структура и архитектура многопроцессорного компьютера ПС-2000. Небольшому авторскому коллективу в режиме свободного научного поиска удалось найти оригинальное структурное решение, которое соединило относительную простоту управления высокопараллельными вычислениями посредством единого потока команд с необычайно высокой гибкостью программирования и высокой эффективностью обработки многих потоков данных.

Найденные учёными ИПУ РАН решения впервые ориентировали конструкторов на проектирование *сверхэкономичных суперкомпьютеров с рекордно высоким показателем производительности в расчёте на единицу стоимости*. Предварительные исследования и расчёты впоследствии подтвердились. Производительность серийных вычислительных комплексов ПС-2000, см. рис.2, достигала 200 млн. операций в секунду при весьма доступных стоимостных показателях, включая расходы на эксплуатацию.



*Рис. 2. Многопроцессорный компьютер ПС2000.  
На переднем плане видны четыре из пяти стоек*

В нашем случае сроки прохождения компьютером ПС-2000 инновационного маршрута от научного замысла и результата к промышленному изделию оказались на удивление малыми. Притом, что маршрут относился к категории особо сложных, поскольку:

- оригинальная высокопараллельная архитектура не имела прямых аналогов (торить дорогу много труднее);
- опытно конструкторская разработка велась на предприятии далеко не самого могучего министерства и в рамках скромного бюджета.

За период с 1975 по 1980 гг. ИПУ РАН совместно с НИИ УВМ (г. Северодонецк), входящим в состав НПО "Импульс"<sup>1</sup> (Министерство приборостроения, средств автоматизации и систем управления СССР), выполнили полный комплекс НИОКР, разработку и изготовление партии серийных образцов высокопараллельного многопроцессорного компьютера ПС-2000.

В декабре 1980 г. Госкомиссия приняла серийные образцы и санкционировала серийное производство высокопроизводительных вычислительных комплексов (ВК) промышленной обработки данных ПС-2000. *Восемь экземпляров* всех конфигураций ВК ПС-2000,

---

<sup>1</sup> Научно-производственное объединение – промышленная инновационная оргструктура, цель которой – преодоление комплексных проблем своевременного обновления продукции, выпускаемой промышленным предприятием.

демонстрировавшихся перед комиссией на геофизических задачах, давали общую производительность около миллиарда операций в секунду, что превышало суммарную вычислительную производительность всего парка вычислительных машин страны. Столь высокая производительность достигалась на хорошо распараллеливаемых задачах, которые характерны для многих практических применений. На серийных ВК ПС-2000 в ходе промышленного решения таких задач достигалось рекордное значение показателя "производительность/стоимость".

С 1981 по 1988 гг. Северодонецким приборостроительным заводом, входящим в НПО "Импульс", было выпущено 180 ВК ПС-2000, в том числе многопроцессорных компьютеров ПС-2000 – 242 шт.

**Отечественное компьютеростроение впервые в мире большим тиражом выпустило высокопроизводительный существенно многопроцессорный рентабельный компьютер общего назначения.**

Важнейшую роль в преодолении дистанции между разработанным в ИПУ РАН научным решением и возможностями технической реализации, которыми располагали производственники, сыграли два фактора.

Первый – фундаментальность и высокое качество архитектурных решений. Их инвариантность относительно элементной и технологической базы позволила в условиях жёстких технических ограничений и существенных ментальных расхождений между учёными и проектировщиками найти приемлемый по эффективности и трудозатратам вариант воплощения.

Второй фактор – организационный. Институт проблем управления (ИПУ) был в двойном подчинении – Академии наук и Министерства приборостроения. Инновационный маршрут начинался от академической науки. Тесная связь ИПУ с академией и промышленным министерством резко снизила многочисленные барьеры на путях принятия решений о проведении ОКР на одном из лучших профильных предприятий ведомства. Последующие этапы реализовывались в прямом взаимодействии учёных и проектировщиков, в режиме "временных коллективов".

## **МНОГОПРОЦЕССОРНЫЙ КОМПЬЮТЕР ПС-2000: ОТ ЗАМЫСЛА ДО ПРОМЫШЛЕННОГО ВОПЛОЩЕНИЯ**

Многопроцессорные архитектуры общего назначения в применении к задачам с массовым параллелизмом должны строиться с учётом структурных особенностей таких задач. Архитектура ПС-2000 относится к системам с общим управлением – единственный поток команд, много потоков данных (SIMD). В целях расширения классов эффективно решаемых задач в основу архитектуры была положена общая классификация по трём типам структур – от простейшего случая к общему. Из структурных особенностей задач вытекают требования к структуре межпроцессорной коммутации, организации распределённой по процессорным элементам памяти и др.

### **Три типа параллелизма задач [6]**

На рис. 3 представлены три структурных типа параллелизма задач, влияющих на архитектуру многопроцессорного компьютера.

Информационные графы с параллелизмом внешних объектов (параллелизм первого типа) применительно к требованиям SIMD-архитектур характеризуются наличием идентичных параллельных ветвей с однотипными на каждом ярусе операторными вершинами (S1, S2, S3). Ветви задают обработку независимых потоков данных, см. рис.3,а. К таким структурам, например, относится многоканальная обработка по одинаковым алгоритмам потоков данных, поступающих от однотипных датчиков.

Информационные графы с параллелизмом ветвей (параллелизм второго типа) отличаются наличием регулярных связей между операторами параллельных ветвей, см. рис. 3,б. Структуры с параллелизмом второго типа описывают широкие классы задач, хорошо поддающихся распараллеливанию в условиях SIMD. В их числе – задачи матричной алгебры, линейного программирования, спектральной обработки сигналов и др.

Структуры с параллелизмом операций (параллелизм третьего типа) содержат ветви с произвольными наборами операторов и связей, см. рис. 3,в. Это информационные графы общего вида. В ходе исполнения вычислений в каждый момент времени в них имеются множества вершин операторов, готовых к работе, среди которых, в требованиях SIMD, должно быть достаточно большое количество однотипных операций.

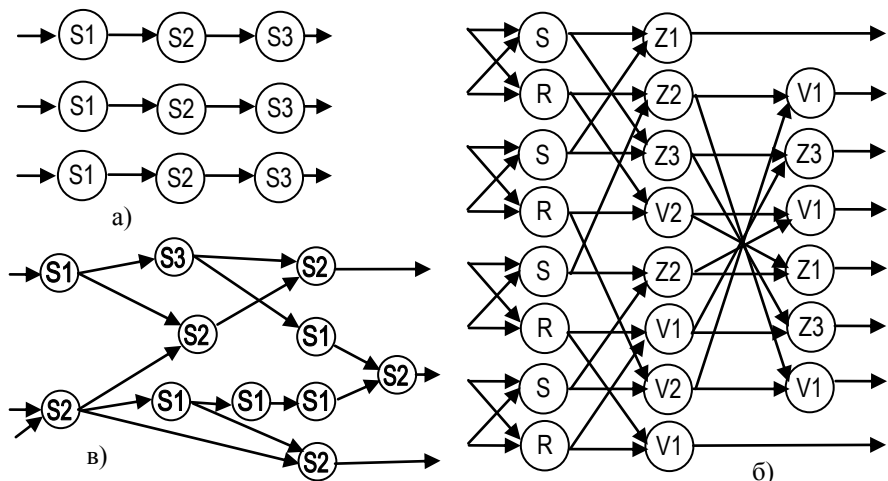


Рис. 3. Три типа параллелизма задач

Архитектура ПС-2000 была сбалансирована под задачи со статически раскрываемым параллелизмом первого и второго типа [7,8]. Вопросы дальнейшего развития архитектуры ПС-2000 с целью охвата задач с параллелизмом третьего типа были рассмотрены в [22], но практической реализации в компьютере ПС-2000 не получили из-за несовершенства элементной базы. Современный уровень развития технологий СБИС позволяет задействовать в однокристалльных многопроцессорных архитектурах все три вида параллелизма [25-28], о чем будет сказано далее.

Благодаря балансировке архитектуры под задачи с параллелизмом 1 и 2 типа гибко перестраиваемая структура ПС-2000 в сравнении с другими компьютерами с SIMD-организацией отличалась изначальной ориентацией на существенно более широкие классы эффективно решаемых задач с массовым параллелизмом. В этом отношении ПС-2000 является первым в мире серийно выпускавшимся многопроцессорным компьютером общего назначения (General Purpose) с массовым параллелизмом, который нашёл широкое применение в различных сферах народного хозяйства.

### Структура многопроцессорного компьютера

Многопроцессорный компьютер ПС-2000 [6-12] имеет SIMD-архитектуру и ориентирован на высокопроизводительную обработку

больших массивов данных по хорошо распараллеливаемым регулярным алгоритмам.

ПС-2000 состоит из набора однотипных процессорных элементов (ПЭ<sub>1</sub>, ПЭ<sub>2</sub>, ..., ПЭ<sub>N</sub>), связанных регулярным и магистральным каналом, и общего устройства управления (ОУУ), см. рис. 4.

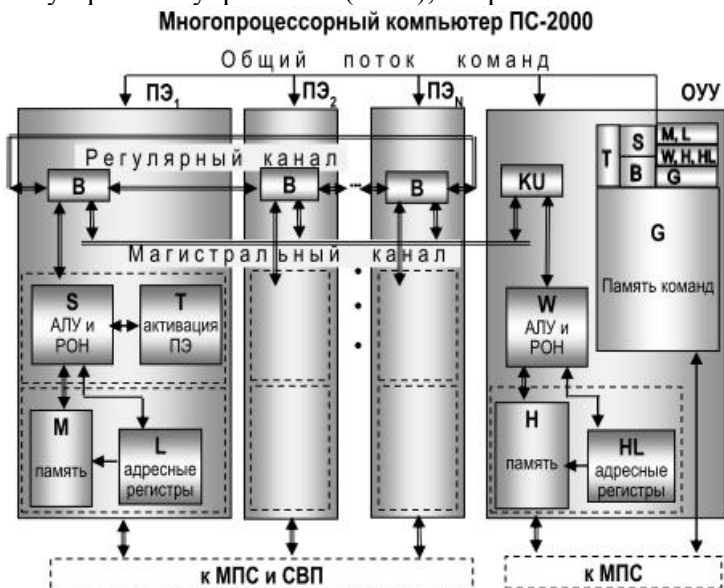


Рис. 4. Структурная схема ПС-2000

Состав и назначение компонентов ПЭ раскрыты в таблице 2.

Общее устройство управления (ОУУ) обеспечивает приём, хранение и исполнение программы многопроцессорного компьютера ПС-2000, генерацию и передачу общих для всех ПЭ управляющих сигналов, синхронизацию процессов обработки и ввода-вывода, тестирование ПЭ, а также связь с внешней мониторинной подсистемой (МПС), которая обеспечивает системные и пользовательские функции ВК.

Состав и назначение компонентов общего устройства управления раскрыты в таблице 3.



Таблица 2. Компоненты процессорного элемента

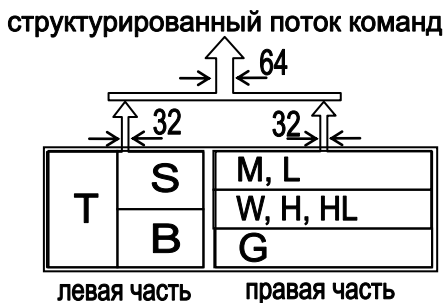
Обозначение	Название	Назначение
<b>T</b>	логическое устройство активации	параллельное вычисление в наборе всех ПЭ одинакового программно задаваемого логического условия (активация ПЭ)
<b>S</b>	арифметико-логическое устройство для чисел с фиксированной и плавающей запятой с регистрами общего и специального назначения	параллельное выполнение в наборе всех активированных ПЭ арифметико-логических операций с промежуточными данными в одноименных регистрах
<b>M</b>	модуль оперативной памяти данных с произвольным доступом к слову	хранение одиночных данных и массивов в наборе модулей памяти всех ПЭ; быстрое действие оперативной памяти меньше скорости регистров (в данной реализации – в три раза)
<b>L</b>	целочисленное арифметическое устройство с регистрами для хранения адресов	программно задаваемое параллельное вычисление во всех активированных ПЭ адресов доступа к соответствующим модулям оперативной памяти М
<b>B</b>	регистр регулярного канала	массовый обмен данными между соседними ПЭ в режиме двунаправленного кольца, число одновременно вращающихся колец задаётся программно посредством его сегментации по 8, 16, 32, 64 ПЭ.

Таблица 3. Компоненты общего устройства управления

Обозначение	Название	Назначение
<b>W</b>	арифметико-логическое устройство для чисел с фиксированной запятой с регистрами общего и специального назначения	выполнение скалярных арифметико-логических операций с одиночными данными в регистрах ОУУ
<b>H</b>	модуль оперативной памяти данных с произвольным доступом к слову	хранение одиночных данных и массивов; обычно, быстродействие оперативной памяти, меньше скорости регистров (в данном случае – в 3 раза)
<b>HL</b>	целочисленное арифметическое устройство с регистрами для хранения адресов	программно задаваемое вычисление значения адреса доступа к модулю оперативной памяти H
<b>KU</b>	регистр магистрального канала	реализует передачу в режимах: - "один ко многим", при этом данные из KU доступны в качестве операнда в устройствах S всех активированных ПЭ; - "от многих к многим", при этом передача данных из активированных ПЭ - передатчиков осуществляется последовательно по цепи очередности.
<b>G</b>	память программ	память для хранения программ, от которой поступает многокомпонентный поток операций, задающий на каждом такте множество одновременно выполняемых действий для всех вышеперечисленных устройств всех ПЭ и ОУУ.

## Система команд

Программирование ПС-2000 производится на уровне высокопараллельных строго иерархически структурированных команд, обеспечивающих для задач со статически раскрываемым параллелизмом наглядное и высокоэффективное управление всеми устройствами ПЭ и ОУУ [9, 13]. Два верхних уровня иерархии структуры команды показаны на рис. 5.



*Рис. 5. Структура команды*

Все команды имеют одинаковую длину (в данной реализации – 64 бита) и разделены на две равные части – левую и правую. Каждая из частей разделена на поля. В каждом из полей задаётся набор трёхадресных операций с регистрами для соответствующего устройства. В полях левой части задаётся управление устройством активации Т и, далее, либо арифметикой S, либо регулярным каналом В. В полях правой части задаётся управление устройствами либо М и L, либо W и H и HL, либо G. По усмотрению программиста любые поля в команде могут не заполняться. Чем больше действий в каждой команде, тем выше параллелизм программы, больше эффективность использования вычислительных ресурсов и, естественно, скорость её выполнения. Искусство программирования данного многопроцессорного компьютера состоит в написании как можно более наполненных действиями команд.

Все заданные в каждой команде действия исполняются параллельно.

Команда в формальном виде отражает синхронную структуру ПС-2000, что позволяет при программировании из нескольких независимых участков последовательных программ проводить

(статически) их конвейеризацию посредством совмещения в одном уплотнённом участке программы. На рис.6 приведён пример программы, в которой три последовательных участка программ (рис. 6,а, 6,б и 6,в) статически упаковываются в последовательность параллельных команд (рис. 6,г).

Эффективность распараллеливания повышается за счёт совмещения во времени разнотипных действий. Так, выполнение массовых вычислений в устройствах S ПЭ, совмещается с сопутствующими операциями (подготовка настроек, модификация адресов операндов, считывание операндов, запись результатов, управление конфигурацией решающего поля и т. п.). Таким образом, ПС-2000 характеризуется максимальной глубиной распараллеливания на нескольких аппаратных уровнях, вплоть до уровня мельчайших операций с регистрами.

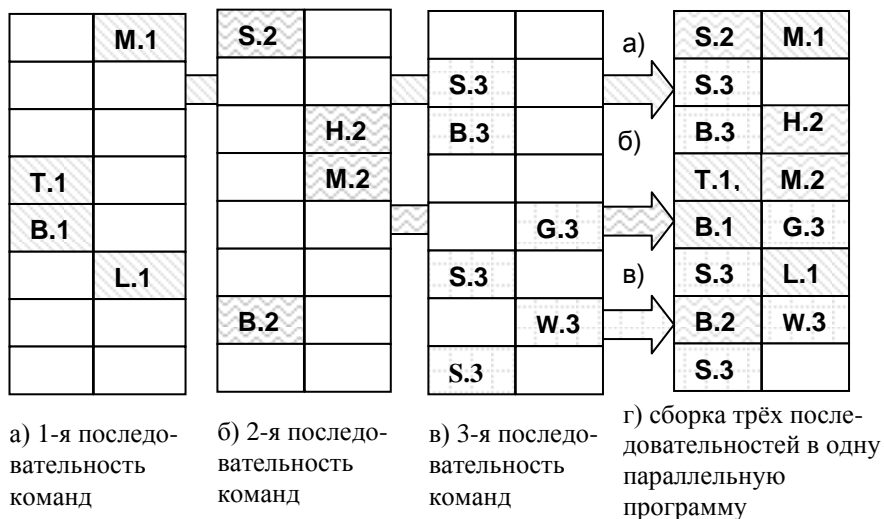


Рис. 6. Пример формирования параллельной программы из трёх последовательных, непересекающихся по вычислительным ресурсам

Параллельная архитектура ПС-2000 позволяет эффективно решать независимые одинаковые задачи без обменов между ПЭ и с доступом к памяти ПЭ по общим адресам. Хорошо структурируемые программно настраиваемые каналы обменов данными и возможность доступа к локальной памяти ПЭ по индивидуальному адресу

позволяют так же эффективно решать задачи с массовыми регулярными обменами между ПЭ и сложными алгоритмами расчёта адресов доступа. Наличие активации ПЭ и возможность обмена между любой парой ПЭ позволяют решать задачи со сложными вычисляемыми условиями, динамически определяющими требуемую последовательность исполнения команд.

### Масштабируемость архитектуры ПС-2000

Многопроцессорный компьютер компонуется из модулей трёх типов, каждый из которых размещается в одной стойке<sup>1</sup>. Модули масштабирования компонуются из устройства обработки (УО), состоящего только из 8 ПЭ, и ОУУ.

Состав модулей следующий:

- модуль базовый, имеет одно УО (8 ПЭ) и одно ОУУ;
- модуль наращивания 1, имеет одно УО (8 ПЭ);
- модуль наращивания 2, имеет два УО (16 ПЭ).

На рис. 7 показаны разные по числу ПЭ конфигурации многопроцессорного компьютера в стоечном исполнении модулей масштабирования.

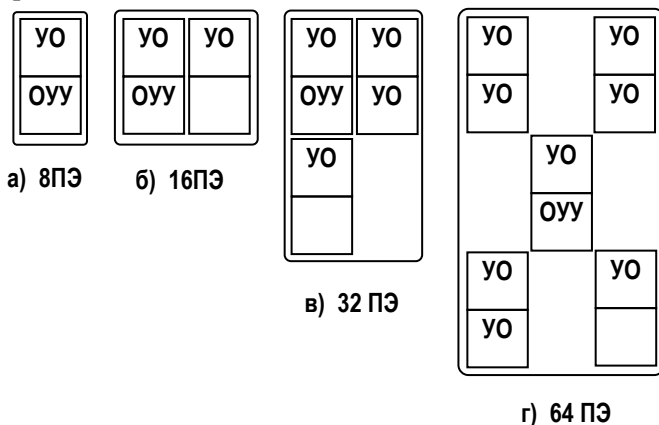


Рис. 7. Конфигурации масштабирования многопроцессорного компьютера ПС-2000 на уровне стоек

<sup>1</sup>Размеры стойки 1800x1000x450 мм. В более совершенной элементной базе конструктивное исполнение модулей наращивания будет более компактным, например, в виде блока, платы, корпуса СБИС.

Минимальная конфигурация (8 ПЭ) состоит из одной стойки (рис. 7,а.). Максимальная конфигурация (64 ПЭ) состоит из пяти стоек, размещённых в виде "звезды" (рис. 7,г).

Масштабируемость архитектуры ПС-2000 (рис. 4) обеспечивается системой команд, позволяющей изменять количество ПЭ и объём памяти в ПЭ. Регулировка числа ПЭ обеспечивается сегментацией регулярного и магистрального каналов. Относительная регистровая адресация памяти М позволяет адресовать до 16Кслов в каждом ПЭ при общей и локальной адресации.

### ***Технические характеристики<sup>1</sup>***

Устройство S работает с 24-разрядными регистровыми операндами. Однотактные арифметические операции с фиксированной запятой и логические операции над словами выполняет за 0,32 мкс. С плавающей запятой: сложение/вычитание – в три такта за 0,96 мкс, умножение – в 5 тактов за 1,6 мкс.

Объём одного модуля памяти данных М или Н – 16К 24-разрядных слова, операции считывания или записи выполняются пословно за 0,96 мкс. Объём памяти программ G – 16К 64-разрядных слова. Время выдачи каждой команды - 0,32 мкс, время выполнения операции ветвления от 1,28 до 1,92 мкс.

Регулярный канал обеспечивает массовый обмен данными в режиме сегментируемого кольца между соседними ПЭ. За 0,32 мкс производится передача и приём N 24-разрядных слов, где N - количество ПЭ в ПС-2000.

Магистральный канал (рис.4) обеспечивает либо "широковещательную" ("один ко многим") передачу одного 24-разрядного слова всем активным ПЭ из регистра КУ ОУУ в один такт за 0,32 мкс, либо передачу" от многих к многим", которая осуществляется последовательно по цепи очерёдности из активированных ПЭ-передатчиков, из любого ПЭ в два такта – за 0,64

---

<sup>1</sup> Быстродействие, разрядность и объёмы регистровой и оперативной памяти определяются возможностями элементной базы. Структура и архитектура многопроцессорного компьютера ПС-2000 существенным образом не зависят от элементной базы. Приводимые характеристики дают представление о возможностях недорогой, широкодоступной элементной базы, выпускавшейся отечественной промышленностью в 70-80-е годы.

мкс. Регулярный и магистральный каналы могут программно сегментироваться на несколько не связанных между собой одинаковых фрагментов размером 8, 16, 32 или 64 ПЭ.

### Вычислительный комплекс на базе ПС-2000

В состав ВК ПС-2000, см. рис.8, входит многопроцессорный компьютер, мониторная подсистема (МПС) и от одной до четырёх подсистем внешней памяти (СВП), обеспечивающих параллельно-асинхронную работу нескольких каналов ввода/вывода в режиме одновременного функционирования многих магнитных носителей информации (на дисках и лентах). При работе с физическими объектами в реальном времени возможно подключение потоков информации к распределённой памяти ПС-2000 как через СВП, так и через специальные высокоскоростные каналы.

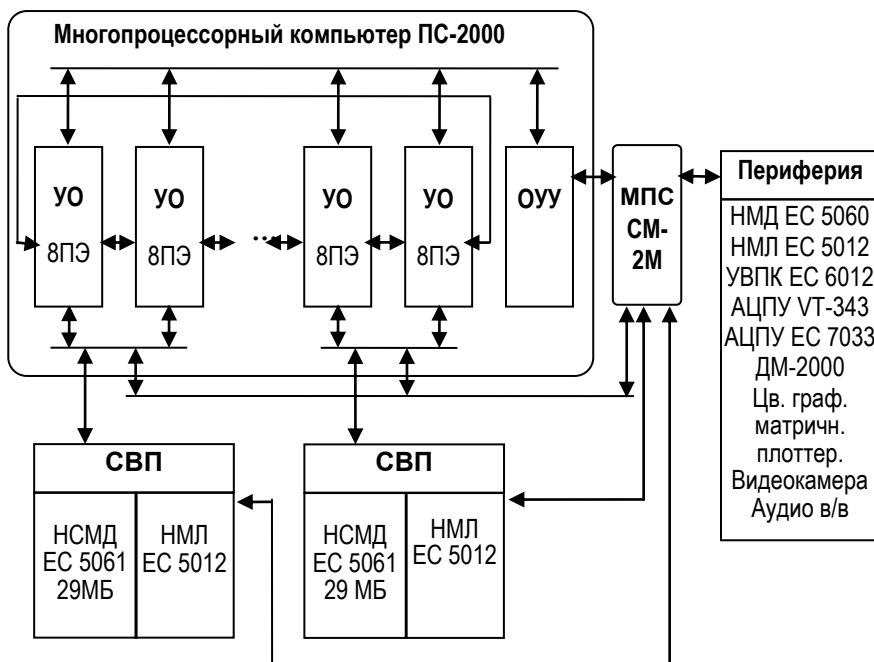


Рис. 8. Структура ВК на базе многопроцессорного компьютера ПС-2000

Мониторная подсистема (МПС) на базе малой управляющей ЭВМ СМ-2М реализует функции операционной системы, осуществляет асинхронное функционирование нескольких СВП, трансляцию, редактирование текстов, исполнение вспомогательных программ, управление собственной периферией, включая внешнюю память, различные средства ввода/вывода.

### **Об особенностях архитектуры**

Не имеющая в классе SIMD (один поток команд, много потоков данных) аналогов в части гибкости управления архитектура многопроцессорного компьютера ПС-2000, разработанная в середине 70-х годов, относится к классу, получившему впоследствии [14] название VLIW(очень широкое командное слово). Опередившее своё время оригинальное структурное решение соединило относительную простоту аппаратных решений системы управления одним потоком команд, с беспрецедентно высокой гибкостью программирования высокопараллельной обработки одновременно многих потоков данных.

Уникальная гибкость управления ПС-2000 ломает привычные представления о функциональных возможностях SIMD-компьютеров. На серийных ПС-2000 на программном уровне была эмулирована многопроцессорная архитектура MIMD (много потоков команд, много потоков данных). При этом все ПЭ, работая параллельно под управлением своих устройств активации, могли одновременно выполнять каждый свою программу, загруженную в собственный модуль оперативной памяти. Так 64-процессорный SIMD компьютер ПС-2000 смог в режиме эмуляции *одновременно* выполнять 64 потока *разных программ*. Этого не мог делать ни один другой SIMD-компьютер.

Перечислим особенности архитектуры ПС-2000, которые обеспечили ей высокую гибкость и высокую эффективность вычислений.

- Общий поток команд обладает повышенной функциональной гибкостью программного управления разнообразными видами аппаратного параллелизма. Это качество достигается за счёт эффективного иерархического структурирования большого множества одновременно исполняемых операций.
- Виды программно управляемого параллелизма:



- одновременное выполнение во всех ПЭ множества разнотипных действий (активация, вычислительные операции, вычисление адресов, доступ к модулям оперативной памяти, межпроцессорные пересылки данных);
- одновременное выполнение любого, программно задаваемого, подмножества следующих разнотипных действий:
  - действия в множестве ПЭ;
  - действия в ОУУ;
  - одновременный обмен данными между модулями оперативной памяти ПЭ и набором дисководов через автономные каналы системы внешней памяти (СВП);
  - действия в мониторинг подсистеме (МПС): управление процессами внешней операционной системы.
- Наличие значительных объёмов регистровой памяти ПЭ. В них параллельно во всех активных ПЭ в темпе максимальной тактовой частоты синхронно реализуются массовые вычисления и межпроцессорные обмены при исполнении циклических участков программ. Для циклов с большим числом повторений доля обращения к более медленным модулям оперативной памяти ПЭ может быть малой. В этом случае регистры реализуют положительный эффект программно управляемого кэширования (причём, с параллельным выполнением вычислительных действий во многих ПЭ).
- Набор однотипных устройств L ПЭ обеспечивает параллельный расчёт набора различных адресов для M в различных ПЭ
- Набор однотипных устройств активации ПЭ обеспечивает высокий уровень параллелизма в реализации ассоциативной обработки больших массивов данных (поиск и сортировки по программно задаваемым предикатным функциям, реализация теоретико-множественных операций, обработка растровой графики, событийное управление вычислительными действиями).

Пиковая производительность ПС-2000, равная произведению быстродействия устройства S на число ПЭ, достигается за счёт одновременного исполнения вычислительных операций в устройствах S ПЭ и управляющих действий в других функциональных устройствах, таких как считывание команд, считывание операндов и

запись результатов, модификация адресов операндов, активация ПЭ, межпроцессорные обмены, управление конфигурацией и т. п.

Эффективное управление обеспечивается следующими принципами [6-9,13]:

- применение отдельных блоков памяти для хранения команд, векторных и скалярных данных с возможностью одновременного доступа к ним;
- применение значительных объёмов регистровой памяти в функциональных вычислительных устройствах;
- взаимодействие с памятью через независимые от вычислений действия чтение/запись с простой адресацией;
- применение форматов команд одинакового размера, разбитых на поля, в которых задаются независимые трёхадресные регистровые операции;
- простая дешифрация команд;
- аппаратная поддержка исполнения команд;
- совмещение программным путём нескольких параллельно исполняемых действий разной длительности (совмещение нескольких статических конвейеров).

Эти принципы получили распространение в более поздних разработках компьютеров с VLIW-архитектурами [14]. Развитие предложенных принципов в применении к высоко параллельным компьютерным архитектурам актуально и в настоящее время.

### **Об особенностях программирования**

Основным языком программирования многопроцессорного компьютера стал МИКРОКОД ПС-2000 [9,16,17]. Его лаконичная и формализованная мнемоника, задающая семиотическую модель объекта управления, отражает стройную иерархию системы команд ПС-2000. Логически мощная и высокопараллельная команда МИКРОКОДа ПС-2000, составленная из хорошо структурированной совокупности операторов предоставляет максимально доступные в архитектуре возможности распараллеливания с предельно высокой эффективностью использования ресурсов многопроцессорного компьютера. Программная настройка конфигурации (число ПЭ, объём памяти в ПЭ, сегментация каналов межпроцессорных обменов) обеспечивали возможность создавать программы промышленного

применения, инвариантные к разным конфигурациям многопроцессорного компьютера ПС-2000.

Эти качества обеспечили его популярность. На МИКРОКОДе ПС-2000 в различных городах страны (Москва, Новосибирск, Рязань, Калинин, Северодонецк, Ереван, Таллин и др.) работали сотни программистов.

Создание параллельных программ для ПС-2000 требовало особого искусства. Эффективность использования машинных ресурсов ПС-2000 удивляла самих разработчиков.

Ощущение прорыва в будущее испытали многие программисты, имевшие прототипы программ на обычных машинах средних и старших классов. На некоторых задачах время счёта ускорялось в сотни раз. Повышенное напряжение творческих сил, которого требовала высокопараллельная машинная среда от программиста, как правило, компенсировалось профессиональным удовлетворением результатами работы.

### **О сферах применения**

Областью наиболее широкого промышленного применения ВК ПС-2000 стала геофизика, которая объективно нуждалась в компьютерах такого класса. Быстрорастущие стеллажи из внушительных катушек магнитных лент (размером с большую тарелку каждая) с записями данных сейсморазведки, годами безмолвно хранивших нефтяные и газовые секреты, предопределили успех ПС-2000. Уже в 70-е годы сейсмическая разведка настолько успешно "просвечивала" и записывала на ленты километровые глубины недр Родины, что, буквально, с головой засыпала катушками архивы вычислительных центров. В год удавалось расшифровывать лишь несколько процентов того, что ежегодно поступало от 1000 геофизических партий за один сезон разведки.

Для обработки данных сейсмической разведки месторождений нефти и газа во ВНИИ "Геофизика" (г. Москва) при участии ИПУ РАН была создана система промышленной обработки геофизической информации СОС-ПС. В отрасли успешно эксплуатировалось около 90 экспедиционных геофизических вычислительных комплексов

ЭГВК<sup>1</sup> ПС-2000, обеспечивающих углублённую обработку значительной части данных сейсморазведки нефти и газа.

ЭГВК ПС-2000 создавался в соответствии с требованиями Министерства геологии и являлся единственной в стране рабочей станцией полностью оснащённой всем необходимым оборудованием для обработки данных сейсморазведки в полевых условиях [18]. ЭГВК ПС-2000 не требовал большой площади, имел сравнительно малое энергопотребление, низкие эксплуатационные расходы, обеспечивал высокую надёжность при работе в условиях геофизических экспедиций, его стоимость составляла около 800 тыс. рублей, что было в десятки раз меньше стоимости зарубежных систем.

Применение ЭГВК ПС-2000 позволило отказаться от импорта дорогостоящих зарубежных вычислительных комплексов. Подтверждённый экономический эффект от использования только полутора десятков ЭГВК ПС-2000 составил более 200 млн. инвалютных рублей (1и.р.=1.43\$), при том, что на разработку компьютеров ПС-2000 было затрачено около 15 млн. обыкновенных руб.

На базе нескольких комплексов ПС-2000 были созданы высокопроизводительные (до 1 млрд. операций в секунду) системы обработки гидроакустической и телеметрической информации в реальном масштабе времени. Каждая система содержала несколько ВК ПС-2000, соединённых в конвейер. Для многоканального ввода и вывода гидроакустической, спутниковой информации для таких систем создавались специализированные высокоскоростные каналы с прямым доступом в распределённую память М каждого ПЭ.

ВК ПС-2000 активно и длительное время использовались в центре управления космическими полётами (ЦУП). Первые комплексы ПС-2000 поступили в ЦУП в 1982 г., последние – в 1988 г. Всего было задействовано восемь 32-процессорных комплексов.

ВК ПС-2000 в составе телеметрического вычислительного комплекса ЦУП (см. рис. 9) использовались с 1986 г. по 1997 г., в качестве системы предварительной обработки телеметрической информации. Обслуживали эксплуатацию орбитальной станции "Мир".

---

<sup>1</sup> Экспедиционные геофизические вычислительные комплексы



*Рис. 9. ВК ПС-2000 в ЦУП (темные стойки на дальнем плане)*

Высокий параллелизм обработки информации в ПС-2000 позволил реализовать новые алгоритмы обработки телеметрической информации. К одной центральной системе "Эльбрус-2" была подключена пара 32-процессорных ЭГВК ПС-2000 для обработки восьми полных потоков телеметрии<sup>1</sup>. С целью повышения надежности параллельно работали два телеметрических комплекса, а на динамических участках полета космических объектов - три.

Также ВК ПС-2000 использовались в различных сферах для моделирования и научно-инженерных расчётов, а также для обработки данных в реальном времени в составе испытательных стендов, систем управления и др.

### **Принципы распараллеливания алгоритмов**

ПС-2000 предназначена для решения задач с параллелизмом первого и второго типа, см. рис. За,б. Максимальная эффективность достигалась на задачах, в которых на одно вводимое данное приходится много вычислительных действий.

Программирование задач на ПС-2000 требует распараллеливания исходного алгоритма при решении трёх взаимосвязанных проблем:

---

<sup>1</sup> Такой комплекс можно рассматривать как прототип современных петакомпьютеров с гибридной архитектурой, в которой совместно функционируют многопроцессорные кластеры общего назначения (MIMD) и высокопараллельные ускорители (SIMD) с массовым параллелизмом. В телеметрических комплексах ЦУП – это Эльбрус-2 и ПС-2000, соответственно.

- разработки алгоритмов ввода исходных и вывода результирующих данных;
- обеспечение бесконфликтного размещения данных в распределённой памяти М;
- применение массовых вычислений и обменов между ПЭ на уровне регистров.

Поскольку ПС-2000 имеет распределённую по ПЭ память и канал прямого доступа в распределённую память (КПДРП), то для организации вычислительного процесса необходимо выделить:

- внутрипроцессорное функциональное ядро – вычисления с операндами из собственного ПЭ и/или с общими для всех ПЭ из ОУУ, результаты записываются в собственный ПЭ;
- межпроцессорное ядро – операнды и/или результаты вычислений располагаются как в собственном ПЭ, так и в других ПЭ;
- внешнее ядро - вычисления с данными, поступающими по КПДРП и/или от host-компьютера.

### **Задача сейсмической миграции**

Одной из наиболее представительных задач широкого промышленного применения для ПС-2000 явилась задача сейсмической миграции [9, 19, 20, 21]. Это пример задачи, в которой на одно вводимое данное приходится много вычислительных действий, что позволило продемонстрировать достоинства архитектуры ПС-2000, обеспечив максимальное использование всех видов машинного параллелизма многопроцессорного компьютера, включая заявленную пиковую производительность 200 Mips.

На рис. 10 представлена схема получения данных сейсмической разведки и последующего расчёта глубинного разреза земли. На поверхности земли с интервалом 25 м расставлены датчики, которые каждые 2 мс фиксируют отраженные от границ сред с различной плотностью сигналы, поступающие от источника сейсмических волн.

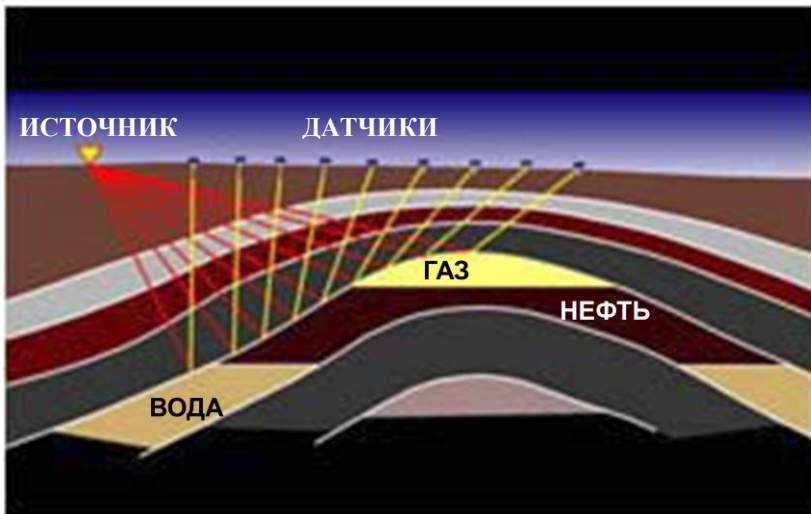


Рис. 10. Схема получения экспериментальных данных для сейсмического моделирования глубинного разреза земли (изображение из Интернета)

В экспериментальных данных зафиксированы интегральные значения отраженных сигналов, приходящих в каждый момент времени от многих точек границ сред различной плотности. Задача сейсмической миграции – восстановить границы сред различной плотности глубинного разреза земли.

Временной разрез земли рассчитывается по данным сейсморазведки недр, см. рис. 11, содержащим  $K=1000 \div 2000$  сейсмотрасс, полученных в дискретных точках с пространственными координатами  $x_k$ , в которых установлены датчики, см. рис. 10. Каждая сейсмотрасса включает  $J=3000$  точек значений измерений, каждое из которых зафиксировано в заданный момент времени  $t_j$ . Экспериментальные данные задаются матрицей  $\|f(t_j, x_k)\|$  размером  $J \times K$ . Выходные данные представляют собой мигрированный временной разрез, представленный матрицей  $\|F(\tilde{t}_j, \tilde{x}_i)\|$  размером  $J \times I$ , полученной в результате обработки методом быстрого сейсмологографического преобразования Кирхгофа [21] путем интегрирования цилиндрического волнового уравнения по годографу в пределах апертуры  $A$  точки мигрированного временного разреза,  $A \cong 2.5 \text{ км.}$ :

$$\|F(\tilde{t}_j, \tilde{x}_i)\| = \sum_{k=(\tilde{x}_i-A/2)/\Delta x}^{(\tilde{x}_i+A/2)/\Delta x} f(t_{\varphi}(\tilde{t}_j, \tilde{x}_i, x_k), x_k). \quad (1)$$

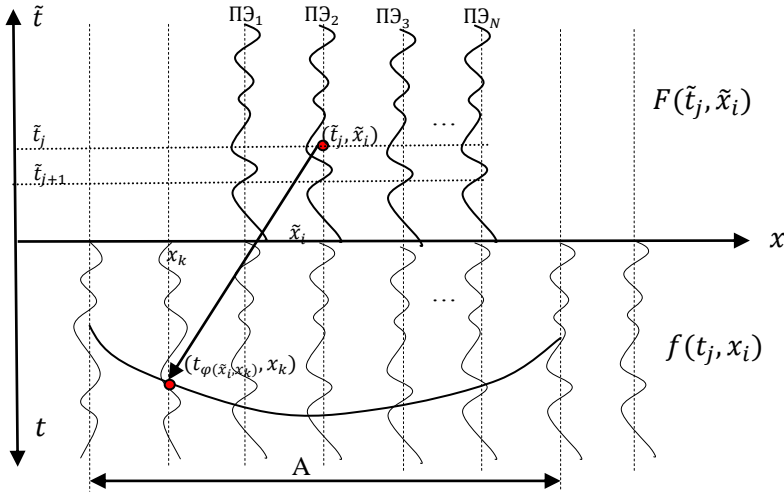


Рис. 11. Интегрирование по годографу в пределах апертуры

Для задачи (1) имеет место следующее:

- внутрипроцессорное ядро задаёт вычисление  $N$  частичных сумм первого уровня (2)

$$F_1(\tilde{t}_j, \tilde{x}_i, x_k) = f(t_{\varphi}(\tilde{t}_j, \tilde{x}_i, x_k), x_k) \quad (2)$$

- межпроцессорное ядро задаёт вычисление  $N$  частичных сумм второго уровня (3) для  $i \in \{0, 1, 2, \dots, N-1\}$

$$F_2(\tilde{t}_j, \tilde{x}_i) = \sum_{n=0}^{N-1} F_1(\tilde{t}_j, \tilde{x}_i, x_{k-n}) \quad (3)$$

- внешнее ядро обеспечивает ввод  $N$  исходных сеймотрасс и вывод  $N$  мигрированных сеймотрасс, полученных в результате полной обработки (1).

Каждая результирующая точка  $F(\tilde{t}_j, \tilde{x}_i)$  определяется суммированием по вычисленному годографу (1) значений табличной функции  $f(t_{\varphi}(\tilde{t}_j, \tilde{x}_i, x_k), x_k)$ , при этом для каждого столбца матрицы  $\|f(t_j, x_k)\|$  номер строки различается и определяется



функцией  $\varphi(\tilde{t}_j, \tilde{x}_i, x_k)$ , которая рассчитывается в арифметическом устройстве S соответствующего ПЭ.

N соседних столбцов исходной  $\|f(t_j, x_k)\|$  и результирующей  $\|F(\tilde{t}_j, \tilde{x}_i)\|$  матриц размещаются по одному столбцу в памяти M одного ПЭ, при этом соседние столбцы размещаются в соседних ПЭ. Для выборки различных элементов из столбцов разных ПЭ используется устройство адресной арифметики L. Для получения N частичных сумм второго уровня (3) применяется кольцевой сдвиг по регулярному каналу B вектора пространственных координат  $(\tilde{x}_i, \tilde{x}_{i+1}, \dots, \tilde{x}_{i+N-1})$ , а также вектора частичных сумм второго уровня (3)  $(F_2(\tilde{t}_j, \tilde{x}_i), F_2(\tilde{t}_j, \tilde{x}_{i+1}), \dots, F_2(\tilde{t}_j, \tilde{x}_{i+N-1}))$ .

После выполнения N сдвигов по регулярному каналу B соответствующая частичная сумма второго уровня  $F_2(\tilde{t}_j, \tilde{x}_i)$  будет находиться в своем ПЭ и может быть записана в память M соответствующего ПЭ.

На рис. 12 и рис. 13 представлены N внутривидеопроцессорных функциональных ядер (2) в N ПЭ и межпроцессорное ядро (3), соответственно. Здесь стрелками из сплошных линий обозначены входы и выходы устройства S, стрелками из круглых точек – адрес к памяти M, стрелками из штрих - пунктирных линий – результат чтения из памяти M.

На рис.14 проиллюстрировано внешнее ядро (4) алгоритма (1). В распределённой памяти M хранится A/Δx исходных сейсмограмм (косая штриховка), так называемая база, данные из которой используются для получения порции из N мигрированных сейсмограмм (косая штриховка). После их вычисления, они выводятся по КПДРП и производится вычисление следующей порции из N мигрированных сейсмограмм (заштриховано точками), для получения которых также используется A/Δx исходных сейсмограмм, полученных добавлением следующей порции из N исходных сейсмограмм (заштриховано точками) и удалением первой порции из N исходных сейсмограмм из начала базы.

Программа сейсмической миграции показала достижимость пиковой производительности ПС-2000 на задачах промышленной обработки данных, обладающих параллелизмом второго типа (см. рис.3б), а также масштабируемость программ для всех конфигураций

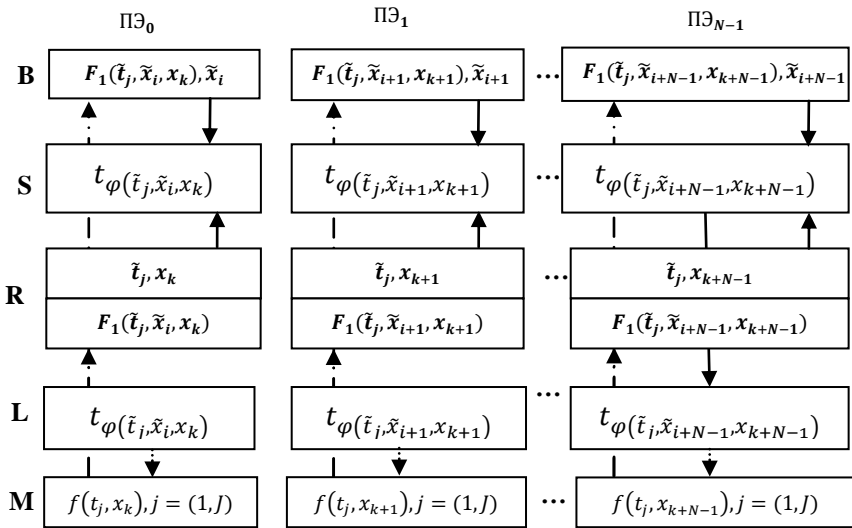


Рис. 12.  $N$  внутриспроцессорных ядер в  $N$  ПЭ.

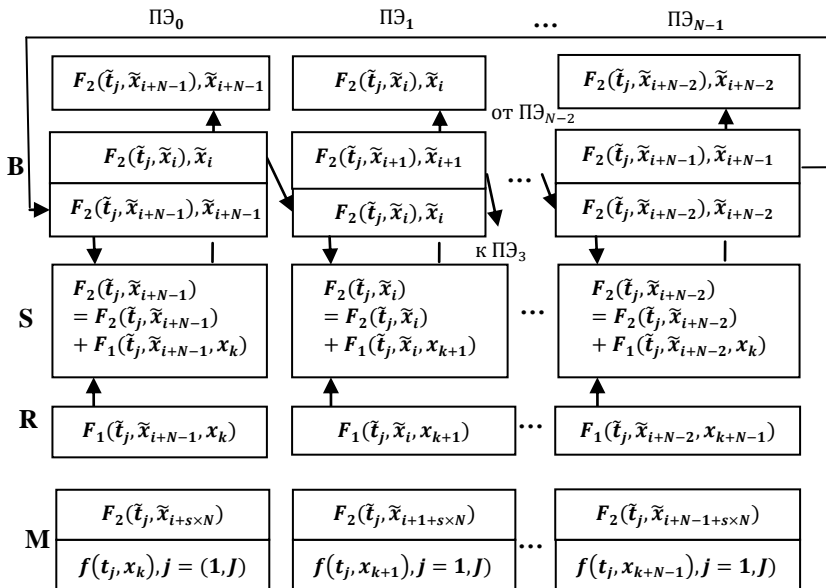
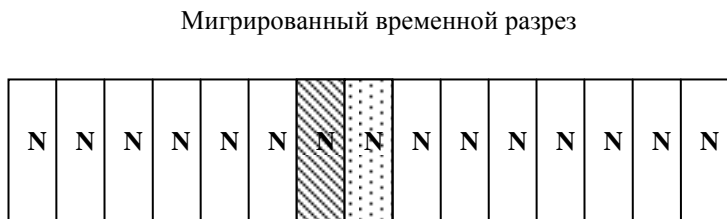
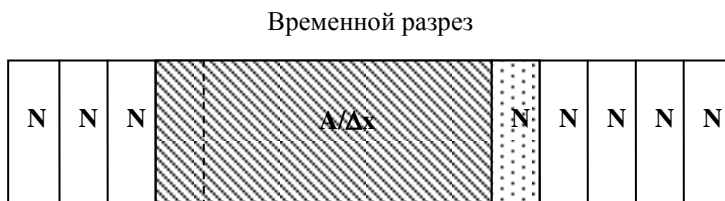


Рис. 13. Межпроцессорное ядро



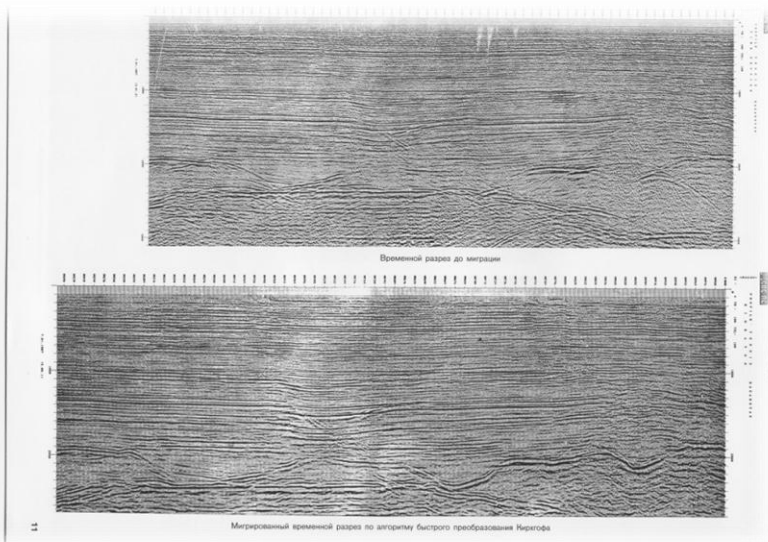
*Рис. 14. Внешнее ядро*

ПС-2000 (8, 16, 32, 64 ПЭ). На рис. 15 приведен временной разрез до и после миграции.

Решение задачи сейсмической миграции на ПС-2000 позволило ввести в повседневную практику геологоразведочных экспедиций вторичную обработку промышленных данных сейморазведки. Ранее решение этой задачи было возможно только в стационарных условиях региональных вычислительных центров, при этом обработка одного разреза на БЭСМ-6 занимала более 5 часов против 3-7 минут на ПС-2000.

Производительность близкая к пиковой (~99%) достигнута за счёт полного использования всех видов аппаратного параллелизма:

- массовые вычисления и межпроцессорные обмены производятся с данными, расположенными в регистрах;
- выборка данных из памяти производится параллельно во всех ПЭ по индивидуальному для каждого ПЭ адресу и совмещается во времени с массовой обработкой в регистрах;
- подготовка и прием внешних данных системой внешней памяти (СВП) и ввод/вывод данных в/из память ПЭ по каналу прямого доступа производятся параллельно между собой и с обработкой.



*Рис. 15. Временной разрез до миграции и мигрированный временной разрез по алгоритму быстрого преобразования Кирхгофа[21] (обработка на ПС-2000 [19]).*

### **Об особенностях эксплуатации**

Модульная масштабируемость, недорогая и неприхотливая элементная база, не требующая особых условий охлаждения, обеспечили высокую надежность и ремонтпригодность многопроцессорного компьютера ПС-2000, что позволило в условиях экспедиций обеспечить среднесуточную наработку ВК ПС-2000 порядка 20-23 часов.

### **ИННОВАЦИИ: ГОСУДАРСТВО И ЛЮДИ**

Инновации – это всегда личности. Разных поколений, опыта, профессий, положений. Неравнодушные, способные не только заглянуть в будущее, но изменить привычное течение. ПС-2000 с этим повезло.

### **Инновации – дело государственное**

Принятие государственных решений требует полноты знаний о состоянии ведущих отраслей народного хозяйства и наличие стратегии его развития, правильной оценки интеллектуальных и

производственных ресурсов, подбор ответственных лиц, способных воплотить полный инновационный цикл – от научных идей до промышленного освоения.

Определяющий вклад в принятие решения об инициации финансирования работ по созданию и промышленному производству и внедрению ВК ПС-2000 внесли руководители высоких государственных уровней.

Н.К. Байбаков – Председатель Госплана (1965-1985), ранее Министр нефтяной промышленности (1944-1955). Обладая необходимой полнотой знаний о текущем состоянии и стратегией развития народного хозяйства, увидел основные отрасли применения перспективных высокопроизводительных и экономичных ВК ПС-2000. Как показало время, правильно определил головного заказчика – Министерство геологии.

Благодаря усилиям Е.А. Козловского – министра геологии (1975–1989), его ведомство обладало развитой общесоюзной информационной инфраструктурой сбора, накопления и первичной обработки промышленных сейсморазведочных данных при поиске нефти и газа, в основе которой лежали вычислительные комплексы на базе мини-ЭВМ СМ-1/2, производившиеся на предприятиях Министерства приборостроения, средств автоматизации и систем управления (Минприбор).

К.Н. Руднев, возглавлявший Минприбор с 1965 по 1980г.г., взял на себя ответственность в продвижении принципиально новой концепции многопроцессорных компьютеров ПС-2000, разработанной в академическом Институте, – и все инновационные риски, связанные с вложением немалых ресурсов в промышленное освоение принципиально новых идей.

А.П. Александров – академик, Президент Академии Наук СССР (1975– 1986), понимавший стратегическое значение компьютеров сверхвысокой производительности, разделил с министром К.Н. Рудневым ответственность за выдвижение инициативы, исходившей из Института проблем управления – одного из ведущих академических институтов в области наук об управлении, возглавляемого академиком В.А. Трапезниковым.

## **Инновации – беспокойный союз науки и производства**

Ответственность за исполнение выдвинутых инициатив и принятых решений взяли на себя академик В.А. Трапезников (директор ИПУ, 1951- 1987г.г.) и М.С. Шкабардня (министр приборостроения, средств автоматизации и систем управления, 1980-1989г.г.). Тяжесть организации всего комплекса работ от научного обоснования до проектирования, освоения промышленного производства и внедрения ВК ПС-2000 была возложена на научного руководителя НИОКР по всей гамме компьютеров ПС академика И.В. Прангишвили (зам. директора (1970- 1987г.г.) и директор ИПУ (1987- 2006г.г.), а также руководителей ведущих предприятий Минприбора, имевших огромный опыт разработки и промышленного производства управляющих вычислительных машин и комплексов, – А.А. Новохатнего – директора НПО "Импульс" (1959-1987г.г.) и В.В. Резанова – директора НИИ УВМ и зам. директора НПО "Импульс" (1958 – 1994 г.г.) (г. Северодонецк).

## **Инновации – искусство материализации востребованных идей**

Идеи однородных и ассоциативных структур, которые в конце 60-х активно развивал И.В. Прангишвили и его сотрудники, нашли понимание и всестороннюю поддержку академика В.А. Трапезникова. Это были те направления в области высокопараллельных вычислительных структур, которые находились в сферах повышенного внимания передовых исследований, поскольку открывали новые возможности развития перспективных классов высокопроизводительных компьютеров.

В архитектуре многопроцессорного компьютера ПС-2000 эти идеи получили оригинальное развитие с учётом мирового опыта разработки многопроцессорных архитектур класса SIMD.

Свойство перестраиваемости однородных структур с использованием ассоциативных механизмов активации в архитектуре ПС-2000 было обобщено на уровень процессорных элементов, связанных программно управляемой системой межпроцессорной коммутации. Благодаря этому решающее поле обрело возможности программно перенастраиваться на структуры различных задач, что сделало возможным распараллеливание вычислений в высокоэффективных режимах перестраиваемых систолических структур.

Значительная по объёму, гибко адресуемая оперативная память, распределённая по процессорным элементам, позволила существенно расширить классы эффективно решаемых задач посредством высокопараллельной, в том числе ассоциативной, обработки больших объёмов данных.

В отличие от известных на то время многопроцессорных компьютеров, архитектура ПС-2000 оптимизировалась посредством максимизации экономически значимого критерия производительность/стоимость. Такое решение было направлено на формирование нового класса компьютеров с массовым параллелизмом, отвечающих индустриальным и экономическим требованиям широкой применимости в разнообразных сферах. Лишь в 2000-х, с появлением на рынке многопроцессорных графических видеускорителей (nVIDIA, AMD), этот класс архитектур пополнился однокристальными графическими процессорными устройствами общего назначения GPGPU (General Purpose Graphics Processing Units).

Определяющий вклад в разработку принципов, научное обоснование и проектирование архитектуры многопроцессорного компьютера ПС-2000 внесли:

от ИПУ – И.Л. Медведев, С.Я. Виленкин, Ю.С. Затуливетер, Е.А. Фищенко;

от НИИ УВМ: И.И. Итенберг, А.С. Набатов, Н.И. Голован, Г.Ю. Пивоваров.

Важный вклад в разработку и внедрение программного обеспечения мультипроцессора ПС-2000 внесли:

от ИПУ – С.Я. Виленкин, Е.Р. Лазебник, И.И. Паишев, Е.Г. Сухов;

от ВНИИ "Геофизика" – В.М. Крейсберг, А.А. Богданов – разработка СОС-ПС (системы обработки сейсмоданных), при участии ряда сотрудников ИПУ – О.И. Лапшенкиной, И.М. Гришиной, А.В. Неймана, Е.Т. Амелиной.

Неоценимый вклад в разработку системного и прикладного ПО вносили сотрудники многих организаций и ведомств, где активно использовались десятки и сотни ВК ПС-2000.

### **Страница одной биографии: жизнь вне Матрицы**

Создание новых компьютеров – труд многих специалистов. В большей по объёму и самой заметной части это высокоинтеллектуальное ремесло. В меньшей – исключительной,

доступной только посвящённым – искусство. Для нового, опережающего своё время компьютера, эта "меньшая" предопределяет его дальнейшую судьбу. Подменить её отсутствие или незрелость не сможет даже самое высокое ремесло. Далее макета или опытных образцов дело не двинется.

Состоявшееся озарение вбрасывает потоки особой энергии. Она придаёт силы противостоять неприятию скептиков, на удивление многочисленных и агрессивных. Высвечивает среди настоящих профессионалов единомышленников, вовлекает их в процесс творения неведомого. Сопричастность объединяет очень разных, но самых компетентных и креативных. Формируется аура неформального внесистемного единения. В многопроцессорном компьютере ПС-2000 удивительным образом материализовался романтический идеализм его начинателей. Это нетипично, но случается.



*И.Л. Медведев*  
14.06.1930-29.10.1998

Искусство опирается на творца. Тайна творения кодируется в неповторимом сплаве таланта, личности и ... обстоятельств.

Есть такой код и в архитектуре ПС-2000. Имя кодообразующей персоны: Медведев Израиль Львович. Он был и остаётся известным не очень многим. В основном, его единомышленникам и оппонентам. В числе их было поровну, но по весу регалий "паритет" соблюдался далеко не во всём. (У Матрицы свои правила.)

Блестящая интуиция учёного, многогранный и неукротимый талант инженера и конструктора. Медведеву удалось из массы вариантов структурных решений извлечь фундаментальные принципы удивительно простой и стройной высокопараллельной архитектуры, уникально гибкой и эффективной. Он смог главное – не только увидеть новую идеологию, сформировать облик высокопараллельной архитектуры, но и упаковать её в оригинальное системообразующее архитектурное ядро [6]. Архитектурное ядро ПС-2000 фундаментально, потому самоценно и принадлежит будущему. Может с успехом воплощаться как в примитивной россыпи элементной базы



70-х, так и в новейших кристаллах СБИС глубокого нанометрового диапазона с миллиардами транзисторов.

Его целеустремлённая самодостаточность и сверхубеждённость, необычайная и разносторонняя трудоспособность помогли уберечь и пронести целостность идеологии через ухабы многочисленных этапов технической материализации. Такое даётся немногим.

Он был одним из первых выпускников МЭИ, получивших классическое образование по специальности "Вычислительная техника", имел опыт работы на производствах по выпуску ЦВМ "Урал" и др. В ИПУ прошёл блестящую научную школу управления, закончив аспирантуру и защитив первую диссертацию в лаборатории Я.З. Цыпкина.

Начав свою многопроцессорную эпопею в 1972 г., в зрелые 42 года, Медведев 20 лет вёл своё детище по всему жизненному циклу – от первых разрозненных идей до полномасштабного его применения в разнообразных сферах народного хозяйства. Брал на себя самое трудное и рискованное.

Не все могли принимать активно выраженную самобытность и индивидуальность его таланта. По характеру он не был и не мог стать частью Матрицы. Потому не был "удобным". Его жизнь, вопреки принятым правилам карьерного роста, подчинялась лишь одному – творческой сверхзадаче.

И сейчас, спустя годы, не пропадает чувство удивления: как много ему, не располагавшему "волшебной палочкой" административного ресурса, удавалось поступать значимо и делать так много.

*Рабочий момент начала 80-х. В.А. Трапезников (директор ИПУ) и И.Л. Медведев (справа) в машинном зале ПС-2000. (Фото снято видекамерой и распечатано на матричном плоттере, подключенном к ВК ПС-2000 с обработкой изображения на многопроцессорном компьютере ПС-2000)*



В достаточной для сохранения самобытности мере дистанцируя себя от Матрицы, Медведев сохранял творческую независимость, без чего невозможна бескомпромиссная защита принципиальных решений в ходе неформального авторского надзора. Этим он не снискал больших должностей и регалий, но его неформальное лидерство было ощутимым и незаменяемым. Десятки специалистов из разных городов, разных возрастов и даже поколений, в чьих руках оказалась судьба ПС-2000, знали Медведева, многие искали с ним встреч, чтобы в критические моменты найти правильные пути.

С начала и до конца 80-х во многих сферах народного хозяйства работали около двух с половиной сотен компьютеров ПС-2000. В некоторых применениях эти комплексы эксплуатировались вплоть до конца 20-го века.

Подтверждённый ежегодный экономический эффект только в сфере обработки сейсмоданных при поиске нефти и газа (лишь на нескольких из десятков центров обработки данных) составлял сотни миллионов инвалютных рублей (тогда доллар "стоил" 70 коп.). Разработка компьютера ПС-2000 и вычислительных комплексов на его основе была выдвинута на Государственную премию. Но в бермудских коридорах власти не нашла достаточного числа влиятельных сторонников<sup>1</sup>.

На рубеже 80-90-х архитектурная линия ПС-2000 приготовилась к новому рывку. Высокопараллельная архитектура ПС-2000 стала основой для построения многопроцессорных кристаллов СБИС. Это был одним из первых в мире проектов многопроцессорных кристаллов [4].

В 1992 году после непростого для себя периода защиты докторской диссертации Медведев уехал в другую страну. Без "языка", в возрасте "за шестьдесят" начинать с нуля. Не потеряв себя, со свойственной ему волей и энергией, но уже совсем в одиночку, устремился воплощать не востребуемые домашними "реформами" идеи 21 века. Феноменальное упорство и внутренняя энергетика

---

<sup>1</sup> В Матрице распределение госпремий шло среди кураторов долгосрочных миллиардных проектов с тысячными коллективами. А тут разработка и внедрение обошлись в какие-то 15 млн. руб., 5 лет и три сотни участников, включая радиомонтажниц. Проект вышел слишком малобюджетным, затраты оказались недостаточно внушительными для премий высшего государственного уровня.

помогли ему и там инициировать новый компьютерный проект, добиться его финансирования.

Но судьба не отпустила ему времени и сил собрать воедино все компоненты успеха и второй раз увидеть плоды своих начинаний.

Д.т.н. И.Л. Медведев, работая в Институте проблем управления, в начале 70-х выдвинул идеи и архитектурные принципы нового класса многопроцессорных компьютеров – высокорентабельных систем общего назначения с массовым параллелизмом, ориентированных на широкие применения в разнообразных сферах. Многопроцессорный компьютер ПС-2000 стал заметным вкладом в отечественное и мировое [23, 24] компьютеростроение. В 80-х, несмотря на устаревшую элементную базу, он находился в мировом рейтинговом списке суперкомпьютеров.

Его идеи все более актуальны и в наше время. Они конкурентоспособны и ждут своего полномасштабного воплощения в новейших технологиях сверхбольших интегральных схем глубокого нанометрового уровня.

## **ПОЛИТИКА И КОМПЬЮТЕРЫ**

Со второй половины 20 века мир стал круто меняться. Веками человечество упорно подтачивало гармонию природы. И она уступила. Мир стал экспериментальным стендом неуправляемой стихии глобализации. Пройдено уже две стадии.

На первой стадии ядерное оружие и ракетные средства его глобальной доставки сбросили природу с трона. На её место взошли политики. Нравится нам это или нет? Никто не спрашивает. Впервые со времен Нерона отдельный безумец получил шанс "расквитаться" со всем миром.

За какое-то десятилетие глобализованный супероружием мир съёжился до провинциальной ярмарки тщеславия и амбиций. Чтобы получить сверхоружие раньше конкурентов политики не жалели денег на разработку компьютеров.

Первый опыт состоявшейся глобализации изменил мир, но не веками выработанные шаблоны мышления политиков. Так политики делали компьютеры – главный инструмент достижения преимуществ в военном противостоянии.

Вторая стадия. Глобальное информационное пространство всемирной компьютерной сети. Вполне миролюбивый результат

компьютерной эволюции. В Интернете информация стёрла межгосударственные границы. Невиданная прежде свобода общения и самовыражения. Взрывной и неконтролируемый рост информационных потоков. Традиционные способы управления политическими, экономическими, техногенными и другими социально значимыми процессами в быстро растущей степени не успевают перерабатывать информацию в реальном времени. Глобальное перепроизводство информации напоминает автомобильное нашествие на московские улицы.

Компьютеры и сети, как носители и проводники глобальных потоков информации, уже сами начинают делать новую мировую политику. И уже не только в экономике и финансах, но и на улицах городов многих стран.

### **Как политика делала компьютеры**

Первые электронные вычислительные машины (ЭВМ) создавались для решения "ядерных" и "ракетных" задач, не имевших аналогов ни по наукоёмкости, ни по масштабам реализованной новизны [5]. Компьютеростроение зарождалось под эгидой могущественных опекунов от политики, отвечавших за равновесие военных потенциалов.

В ходе решения все более сложных, но сравнительно узких по профилю вычислительных задач военной тематики, компьютерные архитектуры быстро прогрессировали, становясь все более совершенными и доступными для более широких применений. Благодаря отчётливо проявившейся универсальности и первым признакам комфортности сфера применения компьютеров стала быстро расширяться. Возрастала доля гражданских областей применения компьютерной техники, при этом стали складываться доселе неведомые стимулы для её развития, корни которых находятся в глубинах человеческого общества, наделённого уникальной способностью в ходе своей жизнедеятельности создавать, обрабатывать, накапливать и потреблять прогрессивно растущие потоки и объёмы информации.

Компьютеростроение стимулировало и вбирало в себя лучшие достижения смежных областей науки и техники: сначала — электроники, а затем и микроэлектроники, вложившей информационную мощь в миллионы мельчайших транзисторов.

Микроэлектроника в последние 30 лет стала главной движущей силой компьютерной революции. В результате в условиях открытого информационного пространства в мире сформировалась массовая компьютерная индустрия, осуществляющая принципиально новую социальную функцию: обеспечение лавинообразного накопления цифровой информации, которая все более явно становится главной регулирующей силой жизни человечества.

Уже на первой стадии перехода к открытому информационному пространству и массовой компьютерной индустрии резко изменились условия соревнования сложившихся в мире компьютерных школ. Отечественные разработчики, успешно обеспечивавшие паритетное развитие компьютерных архитектур при решении военных задач, оказались в изоляции от рыночных стимулов массовых гражданских применений. Информационно-закрытое государство искусственно отгородилось и от мировой рыночной экономики, и от своего общества, перекрыв себе естественные пути полномасштабного и самофинансируемого развития массового компьютеростроения.

Масштабные, но весьма специфические российские проблемы перехода к открытому информационному пространству не имеют аналогов и поэтому нельзя полагаться исключительно на законченные импортные разработки. Решать свои глубинные информационные, и не только, проблемы, не вписывающиеся в готовые западные форматы, предстоит не только поседевшему научно-техническому сообществу, но и интеллектуально порыхлевшему в погоне за обогащением или в борьбе за выживание обществу в целом.

Биография компьютера ПС-2000 также не обошлась без политики.

Следует признаться, вездесущие штаты и здесь поучаствовали. Весьма необычным образом для наших непростых отношений с компьютерной (и не только) сверхдержавой. Обычно, кое-что из соблазнительных компьютерных достижений заносило в нашу страну холодным западным сквозняком через случайные щели в высоких заборах эмбарго. Конечно же, не в виде лицензий, чаще в виде действующих образцов для подражания. Над ними неустанно трудились, под некоторые создавали НИИ, заводы, даже целые города. Все знают Зеленоград. С тех времён думать об опережении в компьютерных сферах считается у нас нескромным. Да и некогда было: наше качество и количество никак не хотело успевать за их новыми образцами.

В нашем случае ситуация была непохожей. К материализации и производству ПС-2000 нас подтолкнули не компьютерщики, а политики. Самые большие. Главы двух самых сильных государств.

### **Эпизод 1. Смотрины по-американски**

Любопытная и небанальная история из "детского" дневника компьютера ПС-2000.

Карибский пик холодной войны и вьетнамское противостояние довели руководство двух самых могучих стран и весь остальной мир до нервного истощения. Равным по силе требовалась передышка, которую называли "разрядка" (не путать с "перестройкой"). В мае 1972 года в Москву прилетел Президент США Р. Никсон. На высшем уровне был подписан договор об ограничении стратегических вооружений (ОСВ-1).

В 1973 г. Л. Брежнев с ответным визитом посетил США. "Разрядка" закреплялась не только в дипломатии и расширяющейся международной правовой базе. Стали налаживаться каналы взаимодействия в научно-технической сфере. Американцы проявили повышенный интерес к перспективным исследованиям в области высокопроизводительных компьютеров, что вполне объяснимо ввиду растущих ограничений натуральных испытаний ядерных вооружений.

В 1973 г. – призывы к "разрядке" и "мирному сосуществованию" доросли до призывов к научно-техническому сотрудничеству. Весной этого года к нам в страну прибыла высокопоставленная делегация корпорации CDC (Control Data Corporation) – суперкомпьютерного авторитета и кумира 70-х. Представительной делегации под руководством вице-президента Роберта Пиркинса разрешили показать самые смелые компьютерные идеи немногих открытых научных центров страны.

В этот не очень обширный список попал и Институт проблем управления. В мае-июне делегация в течение двух недель изучала поисковые проекты, осуществляемые под руководством И.В. Прангишвили.

К этому времени в Институте проблем управления под руководством Ивери Варламовича Прангишвили сложилась передовая школа исследований в области однородных и ассоциативных вычислительных структур.

Поняв много раньше других стратегическое значение и чрезвычайную перспективность применения высокопараллельных компьютерных архитектур в гражданских применениях, И.В. Прангишвили, будучи молодым зам. директора Института проблем управления АН СССР (ИПУ РАН), уже получил полномасштабную поддержку своих начинаний [10].

Ясно осознавая высокую новизну, наукоёмкость и междисциплинарной характер проблем построения компьютеров с параллельными архитектурами, эффективность которых определяется как производительностью, так и экономическими показателями, Ивери Варламович в начале 70-х сформировал в своей лаборатории несколько исследовательских групп, которым поручил проведение свободного научного поиска идей построения компьютеров с высокопараллельными архитектурами.

Поначалу приоритетными направлениями поиска стали однородные структуры и ассоциативные принципы обработки данных. Тогда эти направления были передовым краем научных исследований, настолько новыми, что ещё не могли опираться на обширный практический опыт. Безошибочное инженерное чутьё, интуиция прирождённого лидера подсказали Ивери Варламовичу, что в такой ситуации требуется сформировать ещё одно – "запасное" – направление поиска, в котором новомодные новации не станут доминировать над уже известным в мире инженерным опытом построения высокопроизводительных многопроцессорных компьютеров.

В начале 1972 г. он пригласил к себе в лабораторию к.т.н. И.Л. Медведева, уже зарекомендовавшего себя в Институте как творчески активного, яркого инженера, новаторского и напористого конструктора.

В одном из нескольких независимых проектов, инициированных И.В. Прангишвили, к 1973 г. были сформированы научные основы и инженерные принципы воплощения Однородного Ассоциативного Мультипроцессора (ОАМП), который стал прообразом многопроцессорной архитектуры, позднее получившей название ПС-2000. Идеологию этой архитектуры, обобщившей идеи "мелкозернистой" однородности и ассоциативной обработки до уровня многопроцессорных структур, формировал И.Л. Медведев с группой своих сотрудников.

В концепции ОАМП архитектура высокопараллельного многопроцессорного компьютера прорисовалась уже достаточно отчётливо. Один из докладов на встрече с делегацией CDC был посвящён этой новой идеологии. Яркий и эмоциональный доклад И.Л. Медведева был воспринят авторитетной делегацией с нескрываемым энтузиазмом и повышенным вниманием к необычной идеологии, образно и убедительно выраженной инженерным языком.

Так состоялись смотрины будущего отечественного рекордсмена.

По результатам поездки группы экспертов было выделено несколько перспективных проектов, в число которых вошли предложения Института проблем управления. Делегация подписала весьма смелый по тем временам протокол о намерениях расширить сотрудничество по совместному продвижению разработок. Позднее, после анализа результатов работы делегации, из CDC поступило предложение о строительстве в нашей стране заводов по производству элементной базы (БИС) и сверхпроизводительных компьютеров совместной разработки. Руководство CDC неоднократно сообщало, что в конце 1974 г. ожидает получить от своего правительства разрешение на полномасштабное сотрудничество.

Такого феерического сценария никто не мог и предположить. Но политика, как известно, не любит прямолинейных траекторий. Осенью 1974г. в США, накануне получения обещанного разрешения, была принята поправка Джексона-Вэника, запрещающая экономическое сотрудничество с нами в области высоких технологий.

Чудо-альянса с границей не случилось. Но правильный вектор развития наше руководство ухватило. Пока CDC боролась со своей бюрократией, директор ИПУ академик В.А. Трапезников и Министр приборостроения К.Н. Руднев добились поддержки на верхних уровнях и было принято решение разрабатывать новые компьютеры своими силами, с подключением к ИПУ предприятий Министерства Приборостроения. В 1974 г. в качестве предприятия проектировщика был выделен НИИ УВМ, входящий в НПО "Импульс" (г. Северодонецк), серийно выпускавший популярные управляющие вычислительные машины (УВМ) СМ-1 и СМ-2, относящиеся к классу мини-ЭВМ.

В 1975 г. по распоряжению Министра начались совместные НИОКР. Несмотря на новизну архитектуры, не имевшей аналогов, проект ПС-2000 осуществлялся очень быстро. Уже в 1978 г. в ИПУ



был установлен полнофункциональный макет 64-х процессорного компьютера ПС-2000, а в декабре 1980 г. Госкомиссия приняла пять опытных образцов вычислительных комплексов ПС-2000, подготовленных для запуска в серию на Северодонецком приборостроительном заводе. С 1981 г. начался их серийный выпуск.

## **Эпизод 2. Паблсити по-советски**

Публикаций собственно по компьютеру, к сожалению, было немного. И, в основном, на русском [8,18]. Поэтому за океаном обратили внимание на ПС-2000 довольно поздно – лишь во второй половине 80-х, когда по всей стране в разных областях народного хозяйства уже трудились две сотни недорогих вычислительных комплексов невиданной производительности. По приподнявшимся откликам зарубежных источников многопроцессорный ПС-2000 – самый продвинутый и самый быстродействующий серийный советский компьютер [23, 24].

## **Теперь компьютеры сами делают политику**

Глобальное информационное пространство ведёт нас к кардинальным переменам. Исторически беспрецедентным. Неизбежным, но пока непонятым. Можно лишь догадываться: управляемость и устойчивое развитие информационно раскрепощённого постиндустриального мира, также как и качество жизни каждого и всех, будет управляться необходимыми конфигурациями глобальных информационных полей, формируемыми всей совокупностью связанных сетями компьютерных устройств.

Для формирования и развития глобальных информационных полей требуется не просто вездесущее изобилие компьютеров, связанных сетями. Сами компьютеры будут меняться. Но становиться привычно более быстрыми, миниатюрными или беспроводными уже недостаточно. В системном плане они должны стать намного умнее и проще в использовании. Но в нынешнем системном хаосе брошенного на произвол растущего обилия компьютерно-сетевых степеней свободы, в нынешних и последующих программных наслоениях выведенных на программистов и системных администраторов, без кардинального совершенствования общесистемных свойств глобальной компьютерной среды этого добиться невозможно. Чем масштабнее в своих нагромождениях зыбкая многоэтажная система

софта, тем большую часть вычислительных и, что более чем грустно, интеллектуальных ресурсов она с явно нездоровым аппетитом "отъедает" только для себя. Чтобы избавиться от непосильного груза старых болезней, массовые компьютерные устройства должны (и в скором времени могут) измениться качественно.

Компьютерная индустрия уже сегодня предоставляет большой политике едва ли не главные инструменты. Новый передел мира намечается по тектоническим изломам силовых линий информационных полей. А они, как мы знаем, проходят через сознание людей уже независимо от географии.

В большой игре уже не только США, Япония и Европа. Свои глобальные позиции обустройства Китай, Индия и другие быстро развивающиеся страны.

Но каковы и есть ли правила Игры? На что может рассчитывать Россия? Надолго ей хватит ядерных аргументов вместо компьютерных?

Банальные ответы "Отстали навсегда" или "Закидаем шапками" неуместны. История не любит прямолинейных траекторий.

"Кремниевые" наномиллиарды транзисторов на кристалле и "железные" макромиллиарды компьютеров, связанных сетями, требуют совершенно новых архитектур. В условиях новых вызовов [36] компьютерные среды на аппаратных уровнях должны стать предельно простыми, и сверхнадежными и, главное, непривычно умными – и в системной части, и в части программируемости. Настолько, чтобы с помощью миллиардов полуголодных транзисторов, перенаправленных на системные функции, избавиться от "вавилонского столпотворения" прожорливых программ-посредников (в том числе крайне громоздких операционных систем). Настолько, чтобы свойство универсальной программируемости, замкнутое во внутренних ресурсах компьютеров, распространить на совокупность всех вычислительных ресурсов связанных сетями [44]. Настолько, чтобы все связанные сетями компьютеры стали массово доступными как функционально целостный и универсально программируемый агрегат, способный осуществить непрерывный спектр задач глобально распределённого управления социально значимыми процессами [1, 36].

Задачи эти не столько технологические, сколько фундаментальные и общесистемные. Они до сих пор не решены. И в

этом наш уникальный шанс, поскольку эти проблемы требуют прежде, всего, логического обновления компьютерных основ, новых архитектурных решений. В условиях мирового разделения труда для этого не требуется обязательного обладания технологическим превосходством. Современные нанотехнологии СБИС сегодня доступны на мировом рынке, в то время как новые архитектурные решения, способные на полномасштабное использование их потенциала, пока остаются в дефиците.

Принципиальные ответы для себя нам следует искать самим. Они нетривиальны и обязательно найдутся. Чтобы ответы не только искать, но и находить, следует лучше знать свои истоки.

Осознание истинных масштабов участия наших соотечественников в мировой компьютерной истории должно способствовать переосмыслению приоритетов, преодолению опасного синдрома национального компьютерного нигилизма, который, к сожалению, пока доминирует в сознании не только молодежи, предпринимателей, но и недопустимо многих политиков и государственных деятелей.

## **НАЗАД В БУДУЩЕЕ: ОДНОКРИСТАЛЬНЫЙ МНОГОПРОЦЕССОРНЫЙ КОМПЬЮТЕР ПС-2000М**

Как известно, сферы применения многопроцессорных вычислительных систем с SIMD-архитектурой весьма широки:

- моделирование тока жидкости/газа (обтекание твердых препятствий);
- обработка изображений, кодирование видео, компьютерное зрение;
- обработка звука и речи;
- сейсмическое моделирование (поиск нефти/газа, моделирование взрывов);
- широкополосные синхронные импульсные радары: распознавание целей/объектов;
- биоинформатика, моделирование лекарств;
- квантовая химия, моделирование белка;
- медицина: трёхмерная компьютерная томография, автоматизированная ранняя диагностика (например — туберкулеза по рентгеновским снимкам);
- молекулярное моделирование (взаимодействие объектов);

- физическое моделирование (астрономия, компьютерные игры);
- антивирусные приложения (проверка по базе сигнатур);
- криптография и криптоанализ (шифрование и взлом паролей);
- базы данных: поиск, сортировка;
- геометрическое моделирование (объекты, освещение, преобразования, тени и т. п.);
- предсказание погоды;
- моделирование климата (в т.ч. анализ глобального потепления);
- анализ океанских волн;
- финансовое моделирование/расчёты;
- анализ сетей;
- анимация персонажей, виртуальных миров (для игр и кино);
- самолетостроение;
- системы безопасности (камеры наблюдения: анализ происходящего, слежение за объектами, идентификация людей, выдача предупреждений);
- военные приложения.

Преимущества *однокристалльных* многопроцессорных архитектур для высокопроизводительных вычислений определяются совмещением двух ключевых факторов:

- высокой удельной производительностью, снимаемой с единицы площади кристалла в широком диапазоне классов задач с массовым параллелизмом;
- квадратичным ростом числа транзисторов и, в идеале, производительности при снижении технологических норм (65, 45, 32, 22, 12нм), для чего архитектура должна изначально обладать свойством структурной масштабируемости, позволяющим наращивать параллелизм и объёмы памяти внутри кристалла без потери эффективности и с сохранением программной совместимости.

Однокристалльные многопроцессорные архитектуры, представлены на рынке графическими процессорными устройствами для общих применений – General Purpose Graphics Processing Units (GPGPU). Среди лидеров – nVIDIA и AMD [30,31], гетерогенные мультипроцессоры (в виде игровых консолей и сопроцессоров) Cell, ClearSpeed и др. [33,34]. Эти решения в части вычислительной эффективности на разнообразных классах ещё далеки от совершенства

и не в полной мере раскрывают архитектурные резервы этих ключевых факторов. Такие изначально узкопрофильные архитектуры с ограниченными возможностями масштабирования высокоэффективны (достижение околопиковой производительности) лишь на отдельных, профильных для их архитектуры, классах задач.

В таблице 5 приведены примеры задач, решаемых на GPGPU nVIDIA. Представлено кратное ускорение (g) относительно времени решения задачи по сравнению с универсальным многоядерным CPU. Соотношение пиковых производительностей GPGPU и большинства многоядерных CPU приблизительно 200 раз. Отсюда процент от пиковой производительности  $KПД = g \times 100\% / 200$ .

*Таблица 5. Эффективность решения различных классов задач на GPGPU nVIDIA Fermi*

<b>Примеры задач, решаемых на GPGPU nVIDIA</b>	<b>Кратное ускорение <math>g = \text{GPGPU}/\text{CPU}</math></b>	<b>КПД, %</b>
Гидрогазодинамика	10	5
Обработка изображений, кодирование видео, компьютерное зрение	3-160	1.5-80
Сейсмическое моделирование (поиск нефти/газа)	30	15
Квантовая химия, моделирование белка	20-80	10-40
Моделирование взаимодействия объектов на молекулярном уровне	17	8.5
Базы данных, поиск, сортировка	2-6	1-3
Предсказание погоды, моделирование климата	20-40	10-20
Анализ и распознавание объектов, слежение за объектами	7-12	~5
Криптография и криптоанализ	1.7-20	1-10

Из таблицы 5 видно, что максимальное значение КПД ~80% достигается на тех задачах спецобработки видеоизображений, для которых GPU и разрабатывались. Изначально архитектура GPU ориентирована на обработку графики, что значительно ограничивает возможности её эффективного применения в других сферах.

Несмотря на пока ещё не очень высокие показатели эффективности использования большого количества процессоров на различных задачах, однокристальные GPGPU, давая кратные приросты производительности при сравнительно малых затратах на

оборудование ускорителей, уже открыли первую фазу массового освоения архитектур с массовым параллелизмом.

Их успехи связаны с тем, что в условиях возникших технологических ограничений роста рабочих частот (тепловой барьер) главным инструментом наращивания производительности становятся однокристалльные многопроцессорные архитектуры с массовым параллелизмом, поддерживаемые быстрым (квадратичным) ростом количества транзисторов на кристаллах в глубоком нанометровом диапазоне (65, 45, 32, 22, 12 нм). Давая кратное приращение абсолютной производительности, однокристалльные ускорители с сотнями процессорных элементов GP GPU уже стали основным инструментом наращивания производительности петакомпьютеров (достижения суперкомпьютерной производительности в диапазоне выше 1 Пфлопс [43]).

Дальнейшее продвижение однокристалльных многопроцессорных компьютеров будет происходить в двух направлениях:

- разработка с применением технологий 22, 12 нм энергоэффективной (~30-50Гфлопс/Ватт и более [37-40]) элементной базы для экзакомпьютеров в виде существенно многопроцессорных кристаллов (с десятком тысяч и более сильносвязных ПЭ) производительностью 30-100 Тфлопс;
- массовое производство/потребление сетевых высокоинтеллектуальных мобильных устройств, гаджетов новых поколений, персональных теракомпьютеров (ПК новых поколений), повышение функциональных возможностей массовых встроенных систем управления, и др.).

Требования к новым архитектурам:

- повышение КПД параллельных вычислений для различных классов задач (до 80% и выше), что на порядок повысит реальную производительность и, соответственно, вычислительную энергоэффективность (производительность/транзистор\*Ватт);
- расширение классов эффективно решаемых задач за счёт наращивания не только арифметических возможностей, но и объёмов и пропускной способности внутренней памяти с возможностями гибкой высокопараллельной адресации, а также эффективной работы с ней в режимах ассоциативной обработки больших объёмов данных;

- обеспечение возможностей формирования компактных, а также распределённых, сверхбольших вычислительных сред с количеством программно управляемых вычислительных ядер в диапазоне  $10^6 - 10^9$  и более, для чего требуется:
  - обеспечение структурной масштабируемости многопроцессорных архитектур на внутри- и межкристальном уровнях с одновременной масштабируемостью программного обеспечения (пропорциональное по числу ПЭ наращивание как арифметической производительности, так и объёмов и пропускной способности внутренней памяти, а также пропускной способности ввода/вывода);
  - свободно наращиваемая комплексированность аппаратных и программных средств в рамках гибридных архитектур;
  - сверхнадёжность вычислений в условиях сверхбольших вычислительных сред (отказоустойчивые, самоконтролирующиеся и самовосстанавливающиеся резервированные структуры и вычислительные процессы);
- наличие архитектурных возможностей регулирования и балансировки энергопотребления:
  - проектирование высокопараллельных однокристалльных архитектур с равномерным распределением тепловыделения по поверхности кристаллов;
  - структурная масштабируемость внутрикристалльных и межкристалльных воплощений архитектур относительно снижения/повышения рабочих частот.

### **На пути к архитектуре ПС-2000М**

Архитектура однокристалльного многопроцессорного компьютера ПС-2000М развивает промышленно апробированную архитектуру многопроцессорного компьютера ПС-2000, предназначенного для синхронной высокопроизводительной обработки данных по регулярным алгоритмам в различных применениях. Она весьма эффективна для решения задач с большими объёмами данных, в которых на одно вводимое данное приходится много промежуточных действий. Новое структурное ядро ПС-2000М, наряду с первыми двумя типами регулярного параллелизма задач (рис. 3 а,б), реализованными в архитектуре ПС-2000 [6], включит в себя и

структуры общего вида (рис. 3 в), принципиальная реализуемость которых обоснована в [22].

На рис. 16 представлена общая композиция кристалла базового вычислительного модуля (БВМ) многопроцессорного кристалла ПС-2000М [25-28].

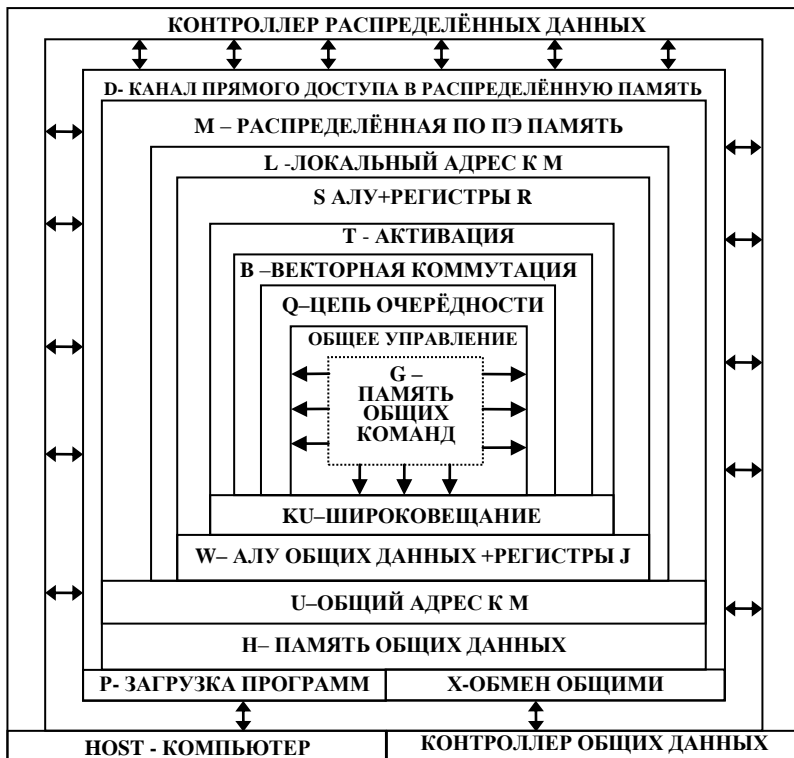


Рис. 16. Структура базового вычислительного модуля ПС-2000М

Требования к балансировке многопроцессорной архитектуры, ориентированной на однокристалльное исполнение:

- параллелизм на уровне массовых операций требует гибкой системы межпроцессорного обмена промежуточными данными на регистровом уровне;
- возможность гибкого разделения общего транзисторного ресурса на кристалле между ресурсами обработки, хранения и коммутации;
- совмещение ввода-вывода данных со временем счёта;



- балансировка параллелизма на уровне массовых операций с уровнем системных процессов;
- структурная масштабируемость архитектуры внутри кристалла;
- масштабируемость архитектуры на межкристальном уровне (наращивание производительности за счёт соединения многопроцессорных кристаллов на уровне плат, блоков, стоек).

Базовый вычислительный модуль (рис. 16) строится как существенное развитие архитектуры ПС-2000 и содержит:

- общее устройство управление (ОУУ), содержащее
  - память общих команд **G**;
  - ПЭ общих данных **W** со своей памятью данных **H**, адресным процессором **HL** и каналом ввода/вывода общих данных **X**;
  - регистр магистральной коммутации данных **KU**;
  - программно управляемый канал в/в **P** для обмена данными с хост-компьютером;
- решающее поле (РП), содержащее
  - набор из  $N$  процессорных элементов (АЛУ **S** + регистры **R**);
  - программируемые устройства активации **T**, обеспечивающие возможность индивидуального отключения каждого ПЭ по вычисляемым предикатам;
  - равномерно распределённую по ПЭ память **M** с локальной **L** и общей **U** косвенной регистровой адресацией;
  - взаимодополняющие коммутирующие среды:
    - **V** - векторный канал, обеспечивающий одновременный обмен данными между многими ПЭ;
    - **KU** – широковещательный канал, обеспечивающий передачу данных из ОУУ ко многим ПЭ;
    - **Q** - канал цепи очерёдности ПЭ, обеспечивающий последовательную передачу данных от выделенных ПЭ-передатчиков к выделенным ПЭ-приёмникам;
- каналы прямого доступа **D** в распределённую память ПЭ, связанные с внешними источниками данных (датчики, внешние ЗУ, компьютеры, в том числе, однокристалльные многопроцессорные компьютеры ПС-2000М и т.п.).

Базовые вычислительные модули (БВМ) внутри кристалла с помощью коммутационной сети, содержащей каналы обмена векторными **Z** и общими **Y** данными, в зависимости от решаемой

задачи могут объединяться в параллельные и конвейерные структуры [27,28], см. рис 17.

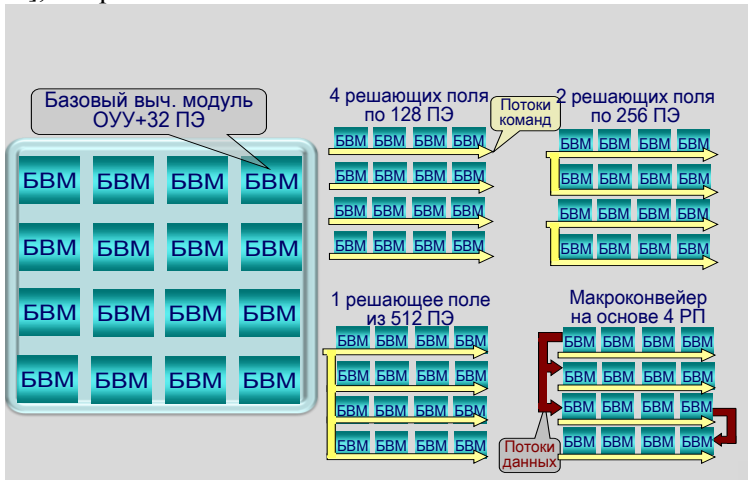


Рис. 17. Комплексование БВМ внутри кристалла

На рис. 18 приведена структура обобщённой команды, которая отражает функциональную структуру ПС-2000М в максимальной конфигурации машинного параллелизма. Она состоит из полей, задающих одновременную работу многих блоков:

- функциональных устройств ПЭ решающего поля: **T, S, R, M, L**;
- функциональных устройств ОУУ: **W, J, H, HL, U** и памяти общих команд **G**;
- межпроцессорных каналов коммутации внутри БВМ: **B, KU, Q**;
- каналов коммутации между базовыми вычислительными модулями (БВМ): **Z, Y**;
- каналов ввода/вывода: **D, X, P**.



Рис. 18. Структура обобщённой команды ПС-2000М

## Принципы распараллеливания алгоритмов при комплексировании БВМ внутри кристалла

Для распараллеливания алгоритмов и организации вычислительного процесса в ПС-2000М в общем случае необходимо программировать шесть взаимосвязанных режимов, см. таблицу 6.

Объединение этих режимов образует четыре функциональных ядра, которые включают ресурсы, обозначенные на рис.18.

Таблица 6. Задачи организации вычислительного процесса

Название задачи	Описание задачи	Ядро			
Вычисления	Параллельная обработка данных в ПЭ РП и ОУУ	Внутри процессорное	межпроцессорное	межмодульное	внешнее
Размещение данных	В распределённой памяти М и общей памяти Н согласно с параллельными вычислениями в ПЭ РП и ОУУ.				
Синхронные обмены данными	Между ПЭ РП, ПЭ ОУУ по каналам В, К, Q внутри БВМ.				
Асинхронные обмены данными	Между БВМ по каналам Z, Y.				
Ввод/вывод данных	Настройка ввода и вывода распределённых данных по каналу D и/или общих данных по каналу X.				
Загрузка программ	В память программ G по каналу P.				

## Пример программирования: клеточное умножение матриц при комплексировании базовых вычислительных модулей ПС-2000М

Для иллюстрации организации вычислительного процесса на V базовых вычислительных модулях (БВМ) ПС-2000М, каждый из которых содержит N ПЭ, рассмотрим пример распараллеливания алгоритма умножения матриц размером P×P, в котором V=3, P=12, N=4. Умножение будем выполнять клеточным методом. Для этого разбиваем матрицы на клетки размером 4×4, см. рис. 19.

$$\begin{array}{|c|c|c|} \hline A_{1,1} & A_{1,2} & A_{1,3} \\ \hline A_{2,1} & A_{2,2} & A_{2,3} \\ \hline A_{3,1} & A_{3,2} & A_{3,3} \\ \hline \end{array} \times \begin{array}{|c|c|c|} \hline B_{1,1} & B_{1,2} & B_{1,3} \\ \hline B_{2,1} & B_{2,2} & B_{2,3} \\ \hline B_{3,1} & B_{3,2} & B_{3,3} \\ \hline \end{array} = \begin{array}{|c|c|c|} \hline C_{1,1} & C_{1,2} & C_{1,3} \\ \hline C_{2,1} & C_{2,2} & C_{2,3} \\ \hline C_{3,1} & C_{3,2} & C_{3,3} \\ \hline \end{array}$$

Рис. 19. Клеточное представление матрицы для V=3, N=4, P=12.

Для решения задачи необходимо вычислить девять подматриц:

$$\begin{aligned} C_{1,1} &= A_{1,1} \times B_{1,1} + A_{1,2} \times B_{2,1} + A_{1,3} \times B_{3,1} \\ C_{1,2} &= A_{1,1} \times B_{1,2} + A_{1,2} \times B_{2,2} + A_{1,3} \times B_{3,2} \\ C_{1,3} &= A_{1,1} \times B_{1,3} + A_{1,2} \times B_{2,3} + A_{1,3} \times B_{3,3} \end{aligned} \quad (4)$$

$$\begin{aligned} C_{2,1} &= A_{2,1} \times B_{1,1} + A_{2,2} \times B_{2,1} + A_{2,3} \times B_{3,1} \\ C_{2,2} &= A_{2,1} \times B_{1,2} + A_{2,2} \times B_{2,2} + A_{2,3} \times B_{3,2} \\ C_{2,3} &= A_{2,1} \times B_{1,3} + A_{2,2} \times B_{2,3} + A_{2,3} \times B_{3,3} \end{aligned} \quad (5)$$

$$\begin{aligned} C_{3,1} &= A_{3,1} \times B_{1,1} + A_{3,2} \times B_{2,1} + A_{3,3} \times B_{3,1} \\ C_{3,2} &= A_{3,1} \times B_{1,2} + A_{3,2} \times B_{2,2} + A_{3,3} \times B_{3,2} \\ C_{3,3} &= A_{3,1} \times B_{1,3} + A_{3,2} \times B_{2,3} + A_{3,3} \times B_{3,3} \end{aligned} \quad (6)$$

На рис. 20 приведено распределение памяти для клеточного умножения матриц для трёх БВМ.

В БВМ<sub>1</sub> вычисляется выражение (4), последовательно подматрицы  $C_{1,1}, C_{1,2}, C_{1,3}$ ; в БВМ<sub>2</sub> выражение (5), последовательно подматрицы  $C_{2,1}, C_{2,2}, C_{2,3}$ ; в БВМ<sub>3</sub> выражение (6), последовательно подматрицы  $C_{3,1}, C_{3,2}, C_{3,3}$ .

В каждом БВМ в две выделенные области памяти А в режиме "пинг-понга" вводятся:

- в память  $M_1$  БВМ<sub>1</sub> по каналу  $D_1$  последовательно подматрицы  $A_{1,1}, A_{1,2}, A_{1,3}$ ;
- в память  $M_2$  БВМ<sub>2</sub> по каналу  $D_2$ ; подматрицы  $A_{2,1}, A_{2,2}, A_{2,3}$ ;
- в память  $M_3$  БВМ<sub>3</sub> по каналу  $D_3$  подматрицы  $A_{2,1}, A_{2,2}, A_{2,3}$ .

По каналу X последовательно в две выделенные области памяти В в режиме "пинг-понга" вводятся подматрицы  $B_{1,1}, B_{1,2}, B_{1,3}, B_{2,1}, B_{2,2}, B_{2,3}, B_{3,1}, B_{3,2}, B_{3,3}$ , каждая из которых одновременно записывается в память  $N_1, N_2, N_3$  трёх БВМ.

Задача решается за 11 шагов, которые приведены в табл.7.

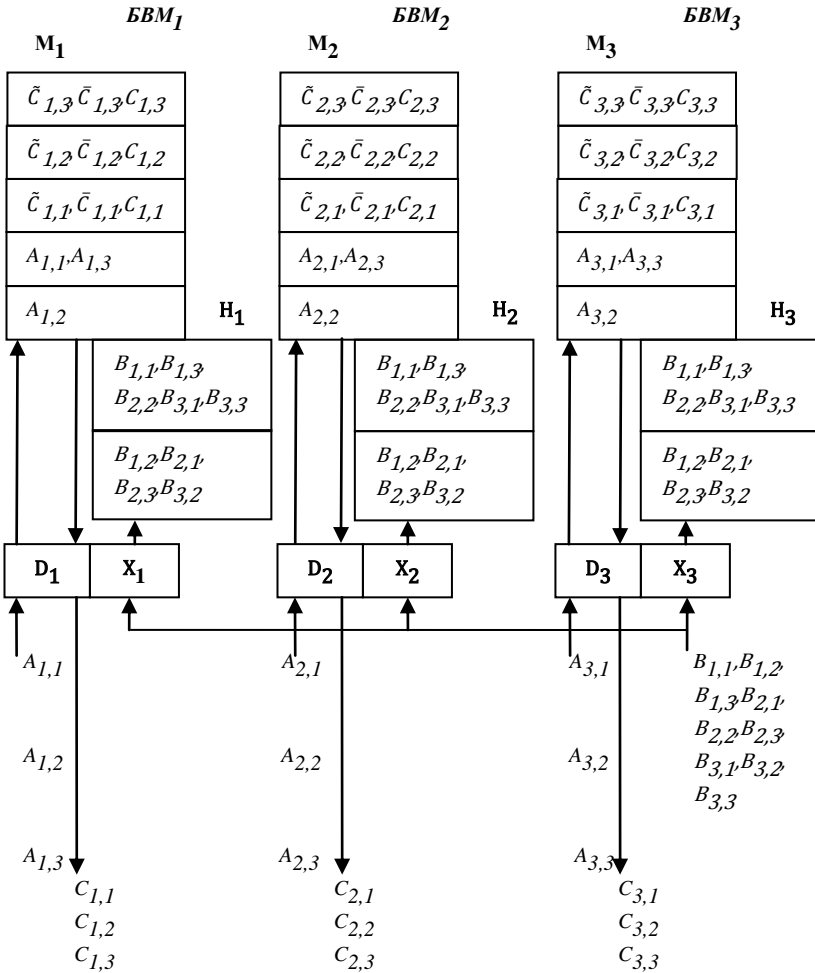


Рис. 19. Распределение памяти для клеточного умножения матриц на трёх БВМ

Таблица 7. Вычислительный процесс клеточного умножения матриц

№		<b>БВМ<sub>1</sub></b>	<b>БВМ<sub>2</sub></b>	<b>БВМ<sub>3</sub></b>
1	Ввод	$D_1 = A_{1,1}, X_1 = B_{1,1}$	$D_2 = A_{2,1}, X_2 = B_{1,1}$	$D_3 = A_{3,1}, X_2 = B_{1,1}$
x	Счёт	$\bar{C}_{1,1} = A_{1,1} \times B_{1,1}$	$\bar{C}_{2,1} = A_{2,1} \times B_{1,1}$	$\bar{C}_{3,1} = A_{3,1} \times B_{1,1}$
	Ввод	$X_1 = B_{1,2}$	$X_2 = B_{1,2}$	$X_3 = B_{1,2}$
3	Счёт	$\bar{C}_{1,2} = A_{1,1} \times B_{1,2}$	$\bar{C}_{2,2} = A_{2,1} \times B_{1,2}$	$\bar{C}_{3,2} = A_{3,1} \times B_{1,2}$
	Ввод	$X_1 = B_{1,3}$	$X_2 = B_{1,3}$	$X_3 = B_{1,3}$
4	Счёт	$\bar{C}_{1,3} = A_{1,1} \times B_{1,3}$	$\bar{C}_{2,3} = A_{2,1} \times B_{1,3}$	$\bar{C}_{3,3} = A_{3,1} \times B_{1,3}$
	Ввод	$X_1 = B_{2,1}, D_1 = A_{1,2}$	$X_2 = B_{2,1}, D_2 = A_{2,2}$	$X_3 = B_{2,1}, D_3 = A_{3,2}$
5	Счёт	$\bar{C}_{1,1} = \bar{C}_{1,1} + A_{1,2} \times B_{2,1}$	$\bar{C}_{2,1} = \bar{C}_{2,1} + A_{2,2} \times B_{2,1}$	$\bar{C}_{3,1} = \bar{C}_{3,1} + A_{3,2} \times B_{2,1}$
	Ввод	$X_1 = B_{2,2}$	$X_2 = B_{2,2}$	$X_3 = B_{2,2}$
6	Счёт	$\bar{C}_{1,2} = \bar{C}_{1,2} + A_{1,2} \times B_{2,2}$	$\bar{C}_{2,2} = \bar{C}_{2,2} + A_{2,2} \times B_{2,2}$	$\bar{C}_{3,2} = \bar{C}_{3,2} + A_{3,2} \times B_{2,2}$
	Ввод	$X_1 = B_{2,3}$	$X_2 = B_{2,3}$	$X_3 = B_{2,3}$
7	Счёт	$\bar{C}_{1,3} = \bar{C}_{1,3} + A_{1,2} \times B_{2,3}$	$\bar{C}_{2,3} = \bar{C}_{2,3} + A_{2,2} \times B_{2,3}$	$\bar{C}_{3,3} = \bar{C}_{3,3} + A_{3,2} \times B_{2,3}$
	Ввод	$X_1 = B_{3,1}, D_1 = A_{1,3}$	$X_2 = B_{3,1}, D_2 = A_{2,3}$	$X_3 = B_{3,1}, D_3 = A_{3,3}$
8	Счёт	$C_{1,1} = \bar{C}_{1,1} + A_{1,3} \times B_{3,1}$	$C_{2,1} = \bar{C}_{2,1} + A_{2,3} \times B_{3,1}$	$C_{3,1} = \bar{C}_{3,1} + A_{3,3} \times B_{3,1}$
	Ввод	$X_1 = B_{3,2}$	$X_2 = B_{3,2}$	$X_3 = B_{3,2}$
9	Счёт	$C_{1,2} = \bar{C}_{1,2} + A_{1,3} \times B_{3,2}$	$C_{2,2} = \bar{C}_{2,2} + A_{2,3} \times B_{3,2}$	$C_{3,2} = \bar{C}_{3,2} + A_{3,3} \times B_{3,2}$
	Ввод	$X_1 = B_{3,3}$	$X_2 = B_{3,3}$	$X_3 = B_{3,3}$
	Вывод	$D_1 = C_{1,1}$	$D_2 = C_{2,1}$	$D_3 = C_{3,1}$
10	Счёт	$C_{1,3} = \bar{C}_{1,3} + A_{1,3} \times B_{3,3}$	$C_{2,3} = \bar{C}_{2,3} + A_{2,3} \times B_{3,3}$	$C_{3,3} = \bar{C}_{3,3} + A_{3,3} \times B_{3,3}$
	Вывод	$D_1 = C_{1,2}$	$D_2 = C_{2,2}$	$D_3 = C_{3,2}$
11	Вывод	$D_1 = C_{1,3}$	$D_2 = C_{2,3}$	$D_3 = C_{3,3}$

Время решения задачи ускоряется пропорционально V -числу БВМ

$$T = \frac{P}{V} \times t + 2\tau, \text{ где}$$

T – время умножения двух матриц размером P×P в V БВМ;

t – время умножения двух подматриц размером N×N в одном БВМ;

τ - время ввода/вывода подматрицы размером N×N.

### Об автоматизации программирования

Программы для ПС-2000М составляются в обобщённой системе команд (см. рис. 18), реализованной в БВМ на кристалле ПС-2000М, которые представляют собой синхронный многопроцессорный компьютер с заранее известным числом тактов для выполнения операций во всех функциональных устройствах. Обобщённая команда предоставляет полностью открытый для программистов статически раскрываемый параллелизм машинного уровня. Система команд

обладает гибкой системой настроек, позволяющей составлять программы, инвариантные к числу ПЭ.

Указанные свойства предоставляют возможности для автоматического синтеза программ машинного уровня, эффективно использующих все виды аппаратного параллелизма архитектуры, доступные на низовом программном уровне, начиная от массового параллелизма регистровых операций, до параллелизма системных процессов в комплексе "ускоритель–хост".

В рамках исследовательских работ по автоматизации программирования высокопараллельной архитектуры ПС-2000 сформировался общий подход параметризованного синтеза параллельных программ для компьютеров с параллельными архитектурами [29], в котором параллельные компьютерные архитектуры в полнофункциональном виде задаются формальным структурным параметром.

Параметризованный синтез программ можно представить формулой:  $p=S(f,r)$ , где

$p$  – синтезируемая параллельная программа машинного уровня;

$f$  – машиннезависимое описание требуемой функции, входящей в приложение, посредством непроцедурного языка;

$r$  – структурный параметр, представляющий параллельную архитектуру с уровнем детализации до всех машинных действий открытых на низовом программном уровне;

$S(f,r)$  – универсальная относительно допустимых значений  $f$  и  $r$  процедура, осуществляющая автоматический синтез высокоэффективных программ машинного уровня, предназначенных для выполнения в компьютере с архитектурой, представленной структурным параметром  $r$ .

Это принципиально новый путь для построения средств индустриального программирования параллельных компьютеров, который открывает возможности не только кардинального снижения трудоёмкости программирования за счёт автоматического синтеза программ машинного уровня, но и для решения проблем межархитектурной переносимости приложений.

## Ускорители вычислений общего назначения с массовым параллелизмом

Сопоставим архитектуру PC-2000M с наиболее известными современными однокристальными существенно многопроцессорными архитектурами, представленными на массовом рынке высокопроизводительных вычислений. Это:

- графические процессорные устройства GPGPU – nVIDIA Fermi и AMD (ATI) Radeon;
- гетерогенные мультипроцессоры – Intel Larrabee и IST Cell.

GPGPU являются развитием графических процессорных устройств (GPU), которые имеют массовое применение в графических картах современных компьютеров, см. рис. 20.

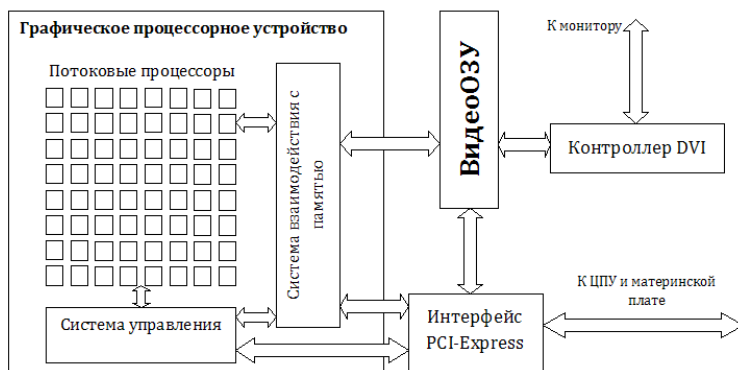


Рис. 20. Общая схема графической карты, GPU и его соединения с системными устройствами [30].

GPU [30] содержит набор одинаковых потоковых процессоров, работающих с общей памятью (видеоОЗУ). Число процессоров от 4 до 128, размер видео ОЗУ до 1 Гб. Поскольку все процессоры синхронно исполняют один и тот же шейдер<sup>1</sup>, то их относят к SIMD-архитектурам. За один проход шейдер выполняется для всех точек двумерного массива. Из-за высоких задержек (до 400-800 тактов)

<sup>1</sup>Шейдер - фрагмент программы для описания цветовых и пространственных характеристик создаваемого изображения. Шейдер бывает вершинным (для задания координат вершины многогранника в пространстве); геометрическим для обработки группы вершин) и пиксельным (для задания цвета).



команды доступа к общей памяти выполняются асинхронно. Тактовые частоты GPU лежат в диапазоне от 0,5 до 1,5 ГГц.

На рис. 21 представлена структура GPGPU ATI "Evergreen" (AMD Radeon), содержащая 20 БВМ с SIMD- архитектурой, каждый из которых содержит 16 ПЭ (Thread Processor). Каждый ПЭ содержит пять АЛУ для вычислений с одинарной точностью, которые можно применять как одно АЛУ для вычислений с двойной точностью или для вычислений трансцендентных функций (sin, cos, arctan, sqrti т.п.). Объем внутренней памяти 0.7 МБ, объем видеоОЗУ 1 Гб. Частота 725 – 850 МГц, пиковая производительность 2.72 Тфлопс с одинарной или 544 Гфлопс с двойной точностью.

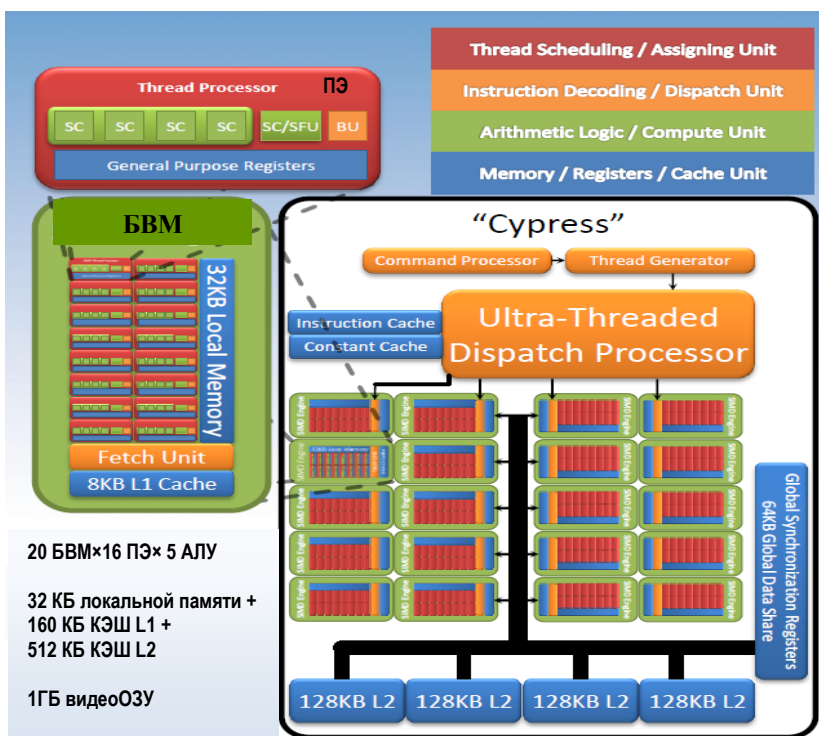


Рис. 21. Структурная схема GPGPU AMD Radeon [31].

На рис.22 представлена структурная схема GPGPU nVIDIA Fermi, содержащая 16 БВМ (CUDA<sup>1</sup>) с SIMD- архитектурой. Каждый БВМ содержит либо 32 ПЭ (режим вычислений с одинарной точностью), либо 16 ПЭ (режим с двойной точностью), а также 4 АЛУ для вычислений трансцендентных функций (sin, cos, arctan, sqrti т.п.). Объем внутренней памяти 1 МБ, объем видеоОЗУ 4 ГБ. Частота 1.15 – 1.4 ГГц, пиковая производительность 1 Тфлопс с одинарной точностью или 515 Гфлопс с двойной точностью.

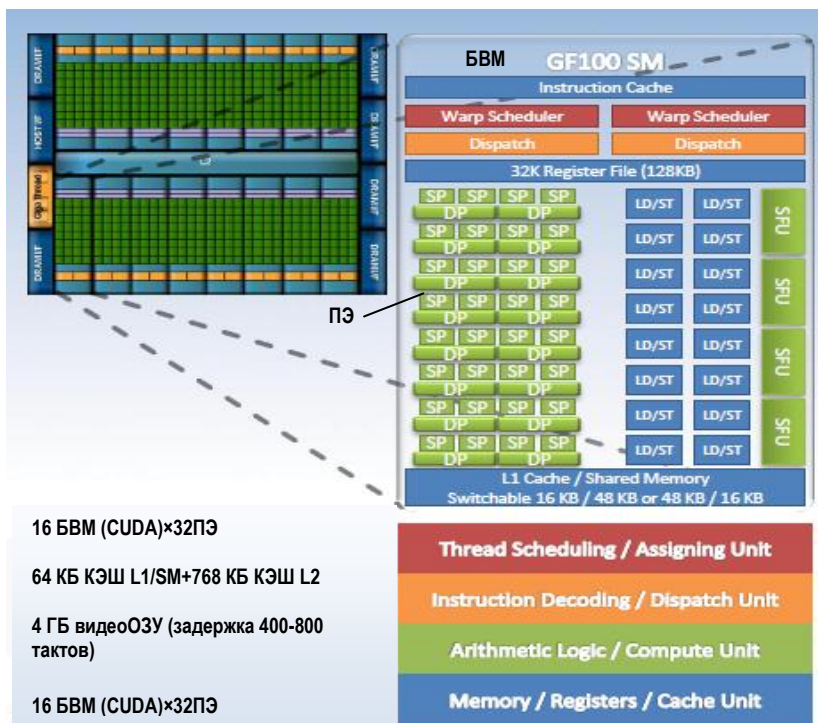


Рис. 22. Структурная схема GPGPU nVIDIA Fermi [31]

На рис. 23 представлена структурная схема (проект Intel) гетерогенного мультипроцессора Larrabee, содержащего 8, 16, 32 или

<sup>1</sup>Compute Unified Device Architecture – компьютерное устройство с унифицированной архитектурой.

48 БВМ. Проект кристалла Larrabee является примером развиваемого в настоящее время направления построения сопроцессора посредством интеграции графических ядер в микропроцессоры Intel. Каждый БВМ содержит универсальный процессор x86 и векторный процессор, который представляет собой многопоточковый широкий SIMD (Multi Threaded Wide SIMD). Векторный процессор может одновременно обрабатывать 32 байта данных, которые можно представить либо 16 компонентным вектором из 2 байтных слов, либо 8 компонентным вектором из 4 байтных слов. Каждый БВМ содержит 256 КБ локальной памяти для хранения программ и данных. БВМ объединены двунаправленной шиной КППД.

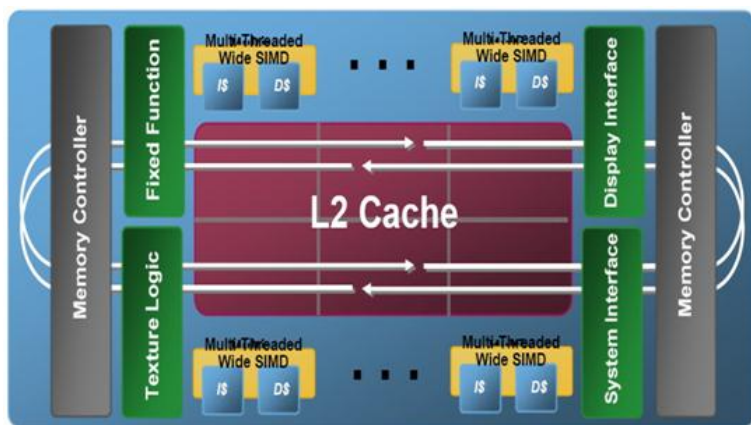


Рис. 23. Структурная схема Larrabee [32]

На рис. 24 представлена структурная схема гетерогенного мультипроцессора Cell<sup>1</sup>, содержащего 64-битный центральный процессор IBM Power Architecture™ и 8 БВМ. Каждый БВМ содержит векторный процессор<sup>2</sup>, который представляет собой SIMD-архитектуру функционально поддерживающую архитектуру блока Power™ VMX<sup>3</sup>.

<sup>1</sup>Cell Broadband Engine Architecture (CBEA).

<sup>2</sup>Synergistic Processor Unit (SPU)

<sup>3</sup>VMX (vector multimedia extensions) – векторный ускоритель для обработки мультимедийной информации.

Векторный процессор может одновременно обрабатывать 16 байт данных, которые можно представить либо 8 компонентным вектором из 2 байтных слов, либо 4 компонентным вектором из 4 байтных слов, либо 2 компонентным вектором из 8 байтных слов, либо 1 компонентным вектором из 16 байтного слова. Каждый БВМ содержит 256 КБ локальной памяти для хранения программ и данных. БВМ объединены двунаправленной шиной, которая имеет вход/выход на КПДП.

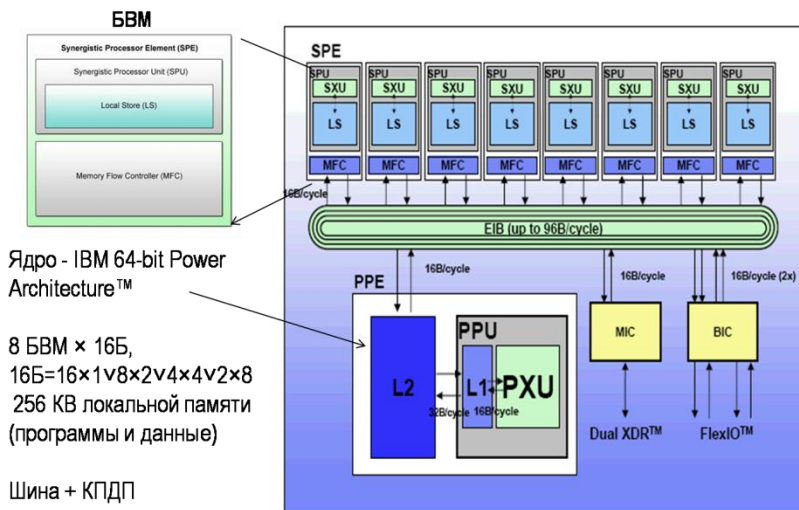


Рис. 24. Структурная схема мультипроцессора Cell [33]

Архитектура гетерогенного мультипроцессора Cell разработана совместно фирмами IBM, Sony и Toshiba, как высокопроизводительная и одновременно эффективная по энергопотреблению и стоимости архитектура, предназначенная для широкого диапазона применений, включая наиболее коммерчески выгодное и тиражируемое: игровые приставки.

### Сравнение архитектур ускорителей массовых вычислений

Из приведённых примеров видно, что современные разработки однокристалльных многопроцессорных компьютеров повторяют многие решения, реализованные в структуре ВК ПС-2000 (рис. 8). Одно из них – сочетание высокопараллельной SIMD-архитектуры со

скалярными процессорами. Это – и встроенный в ОУУ процессор W (рис. 4), и вынесенный в МПС универсальный, в качестве которого использовалась универсальная мини-ЭВМ СМ-2М (рис.8).

В таблице 7 в соответствии с доступными данными приведено сравнение новой архитектуры ПС-2000М с рассмотренными выше параллельными архитектурами GP, предназначенными для массового рынка высокопроизводительных вычислений.

*Таблица 7. Сравнение архитектур высокопроизводительных вычислителей для массового рынка*

Характеристика	nVIDIA Fermi	AMD (ATI) Radeon	Intel Larrabee (проект)	IBM, Sony, Toshiba Cell	ПС-2000М (концепция)
Система команд	RISC	VLIW	CISC	RISC	VLIW
Технология, нм	40	40	45	90	65-12
Пиковая производительность, Тфлопс	1	2,7	2	0,256	1-30
Число процессоров	512√256	320×5√160×5	x86+ 8√16√32√48 БВМ×(16√8)	СРU+8БВМ× (16×1)√(8×2)√ (4×4)√(2×8)	512 -16384
Число разрядов, бит	32√64	32√64	16√32	64√32√16√8	32√64
Объём памяти, МБ	1	0,6	8	2	16-512
Организация памяти	Общая	Общая	Распределена	Распределена	Распределена
Распараллеливание вычислений	Динамическое	Динамическое	Динамическое	Статическое	Статическое
КПДП	нет	нет	есть	есть	есть
Межкристалльное комплексирование	нет	нет	нет	нет	есть

Перспективная архитектура однокристалльного многопроцессорного компьютера ПС-2000М обладает высокой степенью однородности. Простые однотипные ПЭ располагают большими функциональными возможностями по обработке данных и адресации к большим объёмам распределённой оперативной памяти, что обеспечивается косвенной регистровой адресацией с аппаратной поддержкой индексирования и локального доступа к томам памяти в

различных ПЭ. Она сочетает высокую гибкость программирования и эффективную реализацию массовых арифметических операций и межпроцессорных пересылок, осуществляемых на регистровом уровне. Этим обеспечивается существенное расширение классов эффективно решаемых задач.

Особенности однокристалльного многопроцессорного компьютера ПС-2000М:

- структурная масштабируемость в пропорциональной зависимости от количества ПЭ: оперативной памяти (по объёмам и пропускной способности), интерфейса ввода/вывода (по пропускной способности);
- большой объём оперативной памяти распределённой по ПЭ с гибкой автономной адресацией и развитой логикой активации в каждом ПЭ, что существенным образом обеспечивает высокую пропускную способность памяти и поддерживает ассоциативную обработку;
- наличие многоканального ввода/вывода данных с прямым доступом в память;
- совмещение во времени работы ПЭ, памяти, устройства управления и многоканального ввода/вывода с прямым доступом в память;
- обеспечение прямого соединения (комплексирования) однокристалльных многопроцессорных компьютеров ПС-2000М в параллельные и конвейерные структуры (как внутри кристалла, так и на межкристалльном уровне).

В статье Дэвида Паттерсона<sup>1</sup> [34] об инновациях в архитектуре nVIDIA Fermi обсуждаются также её недостатки и важнейшие проблемы построения сбалансированных компьютерных архитектур.

К недостаткам архитектуры nVIDIA Fermi и GPU в целом автор относит:

- небольшой объём памяти;
- невозможность прямого ввода/вывода в память;

---

<sup>1</sup>David Patterson, Director, Parallel Computing Research Laboratory (ParLab), U.C. Berkeley – известный американский учёный в области компьютерных архитектур, автор концепции компьютеров с сокращенным набором команд (RISC).

- отсутствие возможности "бесшовного" комплексирования нескольких GPU в систему.

Архитектура однокристалльного многопроцессорного компьютера ПС-2000М лишена этих недостатков.

Максимальное количество адресуемой памяти -  $M_{max}$  в архитектуре ПС-2000М определяется следующим образом:

$$M_{max} = N \times k \times 2^k.$$

Для  $N=512$  и  $k=32$  теоретический объём памяти может достигать  $M_{max}=64$  ТБ, что значительно превышает возможности современных СБИС, но даёт практически неограниченные возможности для структурно масштабирования. Это является достоинством архитектуры, поскольку, как известно "при проектировании компьютера существует только одна ошибка, которую сложно исправить: не получить достаточное количество бит для адресации и управления памятью" [35].

В архитектуре ПС-2000М предусмотрен канал прямого доступа в память, при этом теоретически возможная ширина интерфейса ввода/вывода  $D_{I/O} = N \times k$ . Например, для  $N=512$  и  $k=32$   $D_{I/O}$  может достигать 16 КБ, что значительно превышает возможности современных СБИС, но также даёт возможность масштабирования.

Возможности комплексирования нескольких серийных многопроцессорных компьютеров ПС-2000 в конвейерную систему проверена многолетней практикой обработки гидроакустической и телеметрической информации.

## **К новым рубежам**

Одной из важнейших задач развития мирового компьютеростроения в текущем десятилетии становится создание к 2018г. экзакомпьютеров. Достижение производительности 1 Эфлопс и более – это качественно новый рубеж в развитии суперкомпьютеров [37-41]. Эта проблема получила название ExaScale. Её масштабы новизны беспрецедентны, поскольку по своим целям ExaScale выходит далеко за рамки не только возможностей передовых компьютерных технологий, но и представлений о способах их достижения [41].

Перечислим некоторые экстремальные требования, для которых необходимы принципиально новые решения:

- массовость аппаратного параллелизма выходит на уровень  $\sim 10^9$  и более сильно связанных вычислительных ядер, что на 4 порядка превышает современные достижения, в связи с этим возникают острее проблемы:
  - построения сверхбольшой коммутационной среды;
  - эффективного управления массовыми вычислительными процессами в сверхбольшой вычислительной среде;
  - обеспечение надёжности вычислений в предположении заведомой ненадёжности вычислительных узлов и коммутационных связей;
- сильносвязанная среда с миллиардом вычислительных ядер по своей структурной сложности становится сопоставимой с глобальной сетью, что требует пересмотра существующих принципов программирования системных и прикладных уровней и ведёт к необходимости формирования единого пространства распределённых и параллельных вычислений [42];
- энергоэффективность вычислений должна составить  $\sim 50$  Гфлопс/ватт и более, что на 1.5-2 порядка превышает современные уровни [39, 40].

Отсюда новые требования и к архитектурам, и к элементной базе. В рассмотрении масштабируемой архитектуры однокристалльного компьютера ПС-2000М было показано, что она позволяет наращивать эффективную производительность в квадратичной зависимости от количества транзисторов. В диапазоне технологий СБИС 65-45-32-22-12 нм она позволяет увеличивать число ядер от 512 до 16К, а производительность – от 1Тфлопс до 90Тфлопс. При этом энергоэффективность вычислений (в том числе за счёт архитектурных решений) может составить 10-50 Мфлопс/Ватт.

Данные оценки показывают, что элементная база с архитектурой ПС-2000М, используемая в качестве ускорителей с массовым параллелизмом в составе гибридных архитектур, может принести заметный вклад в решение проблемы ExaScale.

## **ЗАКЛЮЧЕНИЕ**

Не секрет, что компьютерное лидерство основывается на обладании элементной базой. Именно она лежит в основе



потребительских характеристик всех компьютерных изделий как массовых, так и уникальных.

Конкурентоспособность элементной базы новых поколений с однокристалльной многопроцессорной архитектурой со сверхбольшим количеством полноразрядных ядер ( $10^3$ - $10^5$ ) во многом зависит от качества архитектуры.

В число главных архитектурных приоритетов попадают следующие:

- приближение реальной производительности многопроцессорных чипов к их пиковой (снижение "бесполезного" энергопотребления неэффективно используемых ядер);
- масштабируемость архитектуры на внутри- и межкристалльном уровнях, с обеспечением пропорционального числу ядер роста вычислительной производительности, объёма и пропускной способности внутренней памяти;
- эффективная программируемость задач с массовым параллелизмом (достижимость около пиковой производительности за счёт полного использования всех программно доступных видов машинного параллелизма).

Многопроцессорная архитектура ПС-2000М отвечает перечисленным требованиям и может составить основу отечественной элементной базы, которая позволит покончить с привычной ролью компьютерного аутсайдера.

Новая элементная база откроет возможности создания единой масштабируемой платформы высокопроизводительных систем в диапазоне производительности 1Тфлопс-1Эфлопс и выше, оснащённых индустриальными технологиями создания совместимого программного обеспечения [29].

Такие системы не только освобождают от импортозависимости, но и дадут конкурентные преимущества в следующих сферах:

- различные классы мобильных устройств;
- игровые приставки новых поколений;
- персональные (настольные) теракомпьютеры (производительность 1-100 ТФлопс);
- рабочие и серверные теракомпьютерные станции промышленной обработки данных (производительность 100-1000 Тфлопс) для

сейсмического моделирования, томографии, криптографии, дата-центров;

- продвинутые материнские платы для виртуальной реальности и искусственного интеллекта в различных применениях, включая распознавание образов, распознавание и синтез речи и т.д.
- встраиваемые системы управления и обработки данных реального времени;
- ускорители в гибридных архитектурах петакомпьютеров и экзакомпьютеров (производительность 1-1000 Пффлопс и более);
- системы ассоциативной обработки данных для управления большими базами данных и построения долговременных хранилищ данных.

Создание отечественной элементной базы с опережающими архитектурами является важной задачей инновационной модернизации и объявленной "новой индустриализации" народного хозяйства. Новая элементная база откроет пути к возрождению отечественного компьютеростроения и опережению в стратегически важных направлениях производства как массовых, так и уникальных изделий, конкурентоспособных на мировом рынке.

Сбалансированная для реализации на одном кристалле архитектура ПС-2000М обобщает уникальный опыт разработки компьютера ПС-2000. Эффективность его оригинальной, не утратившей актуальность, архитектуры, апробирована многолетней практикой высокопроизводительной обработки промышленных данных в разнообразных сферах. ПС-2000М имеет многое, чтобы стать основой для однокристалльных многопроцессорных компьютеров, которым принадлежит будущее.

## ЛИТЕРАТУРА

1. *Затуливетер Ю.С.* Проблемы глобализации парадигмы управления в математически однородном поле компьютерной информации // Проблемы управления. -2005. -№1. Ч.І. С.1-12. -№2. Ч.ІІ. С.13-23. -URL: <http://zvt.hotbox.ru> (дата обращения 11.01.2012).
2. *Затуливетер Ю.С.* Компьютерные архитектуры: неожиданные повороты // Hard 'n' Soft. -1996. -№2. С.86-94. -URL: [http://zvt.hotbox.ru/p2\\_z1.htm](http://zvt.hotbox.ru/p2_z1.htm) (дата обращения 11.01.2012).
3. URL:<http://compress.ru/article.aspx?id=10825&iid=436> (дата обращения 11.01.2012).

4. *Затуливетер Ю.С., Фищенко Е.А., Кротов В.А., Лементуев В.А.* Параллельные высокопроизводительные ЭВМ на основе заказных СБИС с многопроцессорной архитектурой // Приборы и системы управления. - 1996. -№12. С.24 -26.
5. *Прангишвили И.В., Затуливетер Ю.С., Смирнов А.Д., Томилин А.Н.* Москва компьютерная // Развитие инженерного дела в Москве. Исторические очерки. -М.: Российская инженерная академия, 1998. С.338-354.
6. *Медведев И.Л.* Проектирование ядра структуры параллельных процессоров. – М., 1992 (Препринт/Институт проблем управления),60с.
7. А.с. 751238 СССР. Многопроцессорная вычислительная система / Бирюков А.Я, Виленкин С.Я., Жуков В.А., Затуливетер Ю.С., Медведев И.Л., Прангишвили И.В., Голован Н.И., Итенберг И.И., Костелянский В.М., Набатов А.С., Пивоваров Г.Ю., Резанов В.В., Фищенко Е.А. // Бюл. -1983. -№ 22.
8. *Прангишвили И. В., Виленкин С. Я., Медведев И. Л.* Многопроцессорные вычислительные системы с общим управлением. -М.: Энергоатомиздат, 1983. 312 с.
9. *Фищенко Е.А.* Разработка и организация управления, системы микрокоманд и мнемокода параллельного процессора ПС-2000. -М, (Диссертация на соискание ученой степени кандидата технических наук/Институт проблем управления), 1984.
10. *Затуливетер Ю.С, Фищенко Е.А.* Многопроцессорная вычислительная система ПС-2000 (история создания) // В кн.: Ивери Варламович Прангишвили: более полувека в науке управления. – М.: ИПУ РАН, 2007.-С.52-58
11. *Затуливетер Ю.С., Фищенко Е.А.* Многопроцессорный компьютер ПС-2000 // Открытые системы. -2007. № 9. С.74-79.-URL: <http://www.osp.ru/os/2007/09/4570286/> (дата обращения 11.01.2012).
12. *Затуливетер Ю.С., Фищенко Е.А.* Компьютер ПС-2000: многопроцессорная архитектура, опередившая время // Пленарные и избранные доклады Четвертой международной конференции "Параллельные вычисления и задачи управления"РАСО'2008. Москва, 27-27 октября 2008 г. -М.: Учреждение Российской академии наук Институт проблем управления им. В.А. Трапезникова РАН, 2008. -С.63-75.
13. *Фищенко Е. А.* Выбор системы команд для многопроцессорной вычислительной системы с общим потоком команд // Многопроцессорные вычислительные системы с общим потоком команд: Сб. науч. тр. №19 -М.: Ин-т пробл. упр., 1978. -С. 33-39.

14. *Fisher J.* Very long instruction word architectures and the ELI512 // Proc. of the 10-th Annual International Symposium on Computer Architecture. Stockholm, Sweden, 1983.-P. 140-150.
15. *Patterson D. A., Sequin C. H.* RISC I: A reduced instruction set VLSI computer // Proc. of the 8-th Annual Symposium on Computer Architecture. Minneapolis, 1981. -P. 443-450.
16. *Фищенко Е. А.* Принципы построения мнемокода многопроцессорных вычислительных систем с общим управлением // Всесоюзное научно-техническое совещание "Проблемы создания и использования высокопроизводительных машин". М.: Институт проблем управления, 1979.-С.108-110.
17. *Медведев И. Л., Фищенко Е. А.* Об одном способе описания программно-доступных средств параллельного процессора // Вопросы кибернетики. Вып. 92. -М.: НС по комплексной проблеме "Кибернетика" АН СССР, 1982.-С. 43-67.
18. *Трапезников В.А., Прангишвили И.В., Новохатный А.А., Резанов В.В.* Экспедиционные геофизические комплексы на базе многопроцессорной ЭВМ ПС-2000 // Приборы и системы управления. 1981. № 2. - С. 29-31.
19. *Амелина Е.Т., Затуливетер Ю.С., Лазебник Е.Р., Медведев И.Л., Нейман А.В., Фищенко Е.А.* Миграция временного разреза земли на параллельной ЭВМ ПС-2000 (Быстрое сейсмологографическое преобразование Кирхгофа) -М.: Институт проблем управления, 1992. -36с.
20. *Затуливетер Ю.С., Фищенко Е.А.* Опыт эффективного программирования многопроцессорных компьютеров с массовым параллелизмом: задача миграции временного разреза земли //Сборник трудов Второй российской конференции с международным участием "Технические и программные средства систем управления, контроля и измерения (теория, методы, алгоритмы, исследования и разработки)". ИПУ РАН. – М., 2010. CD-ROM.-С.512-515.
21. *Васильев, С.А., Перехватов В.В.* Быстрое сейсмологографическое преобразование Кирхгофа // Геология и геофизика. - 1981.-№ 8.
22. *Затуливетер Ю.С.* Разработка и исследование методов организации потоковых вычислений в многопроцессорных системах с общим управлением / -М, Диссертация на соискание ученой степени кандидата технических наук/Институт проблем управления), 1984. ( См. также в кн. [8], с.259-286).
23. *Wolcott P., Goodman S. E.* High-Speed computers of the Soviet Union // IEEE Computer. -1988. -Vol. 21, -No 9. -P. 32-41.
24. *Wolcott P., Goodman S. E.* International perspectives: under the stress of reform high-performance computing in the former Soviet Union // Communications of the ACM. -1993. -Vol. 36, -No 10. -P. 21-24.

25. *Затуливетер Ю.С., Фищенко Е.А.* Многоядерное будущее многопроцессорной архитектуры ПС-2000 // Избранные доклады III Международной конференции "Параллельные вычисления и задачи управления" (РАСО'06) памяти И.В. Прангшвили, Москва, 2-4 октября 2006 г. Институт проблем управления им. В.А. Трапезникова РАН.-М.: Институт проблем управления им. В.А. Трапезникова РАН, 2006. -С.72-80.
26. *Затуливетер Ю.С, Фищенко Е.А.* Многопроцессорная архитектура ПС-2000 на кристалле СБИС // Проблемы управления.- 2007. - №4.-С.30-35.
27. *Артамонов С.Е., Затуливетер Ю.С., Фищенко Е.А.* Предложение по созданию однокристалльного многопроцессорного компьютера ПС-2000М // Материалы докладов Международной научно-технической конференции "Суперкомпьютерные технологии: разработка, программирование, применение" Т.1.-Таганрог: Изд-во ТТИ ЮФУ, 2010. -С. 6-10.
28. *Артамонов С.Е., Затуливетер Ю.С., Фищенко Е.А.* Предпосылки к созданию однокристалльного многопроцессорного компьютера ПС-2000М производительностью 1-10 TFlops / Параллельные вычислительные технологии (ПаВТ'2011): труды международной научной конференции (Москва, 28 марта – 1 апреля 2011 г.) [Электронный ресурс] – Челябинск: Издательский центр ЮУрГУ, 2011. – С. 402- 410. – URL: <http://omega.sp.susu.ac.ru/books/conference/PaVT2011> (дата обращения 11.01.2012).
29. *Затуливетер Ю.С.* Введение в проблему параметризованного синтеза программ для параллельных компьютеров / -М.: Ин-т пробл. упр, 1993. - 88с.
30. URL: <http://gpu.parallel.ru/main.html> (дата обращения 11.01.2012).
31. *Fried M.* GPGPU Architecture Comparison of ATI and NVIDIA GPU -URL: <http://microway.com/gpu.html> (дата обращения 11.01.2012).
32. *Larrabee* -URL: [http://www.thg.ru/graphic/intel\\_larrabee/print.html](http://www.thg.ru/graphic/intel_larrabee/print.html) (дата обращения 11.01.2012).
33. *The Cell architecture.* - URL: <http://domino.research.ibm.com/comm/research.nsf/pages/r.arch.innovation.html> (дата обращения 11.01.2012).
34. *Patterson D.* The Top 10 Innovations in the New NVIDIA Fermi Architecture, and the Top 3 Next Challenges, 30.09.2009. -URL: [http://www.nvidia.com/content/PDF/fermi\\_white\\_papers/D.Patterson\\_Top10InnovationsInNVIDIAFermi.pdf](http://www.nvidia.com/content/PDF/fermi_white_papers/D.Patterson_Top10InnovationsInNVIDIAFermi.pdf) (дата обращения 11.01.2012).
35. *Bell G., Strecker W. D.,* Computer Structures: What Have We Learned from the PDP-11, The 3rd Annual Symposium on Computer Architecture Conference Proceedings, pp. 1-14, 1976.

36. *Затуливетер Ю.С.* Компьютерный базис сетевцентрического управления // Российская конференция с международным участием "Технические и программные средства в системе управления, контроля и измерения" (УКИ'10). Труды конференции. Москва, 18-20 октября 2010 г., Учреждение Российской Академии наук Институт проблем управления им. В.А. Трапезникова РАН. С.17-37. -URL: <http://cmm.ipu.ru/proc/Затуливетер%20Ю.С.%20.pdf> (дата обращения 11.01.2012).
37. Кузнецов С. На пути к экзафлопам// Открытые системы, № 10, 2009. – URL: <http://www.osp.ru/os/2009/10/11180288/> (дата обращения 11.01.2012).
38. Горбунов В., Эйсымонт Л. Экзафлопсный барьер: проблемы и решения // Открытые системы, № 05, 2010. –URL: <http://www.osp.ru/os/2010/05/13003034/> (дата обращения 11.01.2012).
39. Kogge P. et al. ExaScale Computing Study Technology Challenges in Achieving Exascale Systems, DARPA Information Processing Techniques Office (IPTO) sponsored study, 2008. –URL: <http://www.cse.nd.edu/Reports/2008/TR-2008-13.pdf> (дата обращения 11.01.2012).
40. Torrellas J. Architectures for extreme-scale computing // IEEE Computer Society, V. 42, N. 11, 2009. p.28-35. URL: [http://www.eng.auburn.edu/~vagrawal/COURSE/READING/ARCH/architectures\\_4\\_exascale\\_computing.pdf](http://www.eng.auburn.edu/~vagrawal/COURSE/READING/ARCH/architectures_4_exascale_computing.pdf) (дата обращения 11.01.2012).
41. *Воеводин Вл.В.* Суперкомпьютерный комплекс Московского университета // IV международная конференция "Распределённые вычисления и Грид-технологии в науке и образовании". –URL: [http://grid2010.jinr.ru/files/pdf/VVV\\_Dubna\\_2010.pdf](http://grid2010.jinr.ru/files/pdf/VVV_Dubna_2010.pdf) (дата обращения 11.01.2012).
42. *Затуливетер Ю.С.* EXASCALE: на пути к единому пространству распределённых и параллельных вычислений // Научный сервис в сети Интернет: Экзафлопное будущее: Труды Международной суперкомпьютерной конференции (20-25 сентября 2010 г., г. Новороссийск). – М.: Изд-во МГУ, 2011. С.10-14. –URL: <http://agora.guru.ru/abrau2011/pdf/10.pdf> (дата обращения 11.01.2012).
43. <http://www.top500.org> (дата обращения 11.01.2012).
44. Затуливетер Ю.С. На пути к глобальному программированию // Открытые системы. 2003, №3. С. 46- 47. -URL: <http://www.osp.ru/os/2003/03/182704/> (дата обращения 11.01.2012)